

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-94584
(P2002-94584A)

(43)公開日 平成14年3月29日(2002.3.29)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 4 L 27/22		H 0 3 M 1/12	C 5 J 0 2 2
27/38		H 0 4 L 27/22	C 5 K 0 0 4
// H 0 3 M 1/12		27/00	G

審査請求 未請求 請求項の数11 O L (全 14 頁)

(21)出願番号 特願2000-282380(P2000-282380)

(22)出願日 平成12年9月18日(2000.9.18)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 安倍 克明

神奈川県川崎市多摩区東三田3丁目10番1

号 松下技研株式会社内

(72)発明者 折橋 雅之

神奈川県川崎市多摩区東三田3丁目10番1

号 松下技研株式会社内

(74)代理人 100105050

弁理士 鷲田 公一

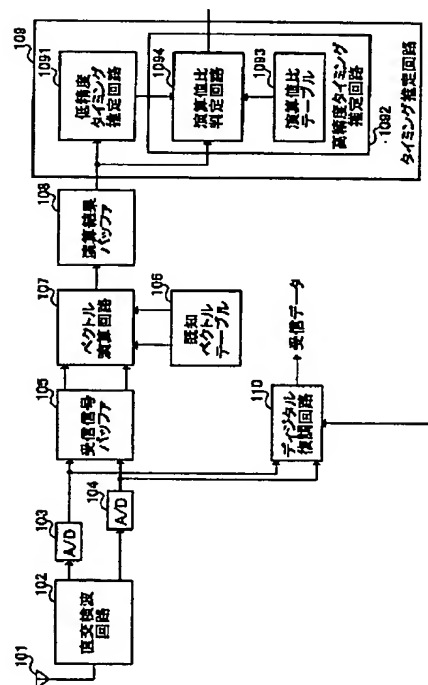
最終頁に続く

(54)【発明の名称】 受信装置及びタイミング推定方法

(57)【要約】

【課題】 デジタル無線機においてA/D変換器におけるサンプリングレートを上げることなく、受信タイミングをより高精度に推定することができ、端末の消費電流及びコストの低減を図ること。

【解決手段】 受信信号バッファ105に蓄積されたデジタルのI、Q信号列と、所定の位置に挿入されている既知シンボル列との相関値をベクトル演算により求め、その値が最大となる位置により、まずサンプリングレート単位での受信タイミング推定を行う。推定されたタイミングとその一サンプル前との相関値との比を求め、あらかじめ微小時間間隔毎に算出しておいた前記比の値のテーブル値と比較して差が最小となる位置を求め、この位置に基づき、サンプリングレートよりも高精度に受信タイミングを推定する。



【特許請求の範囲】

【請求項 1】 特定のサンプルタイミングで受信信号のタイミング推定を行って第 1 タイミング推定結果を出力する第 1 タイミング推定手段と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第 1 タイミング推定結果に基づいてタイミング推定を行って第 2 タイミング推定結果を出力する第 2 タイミング推定手段と、を具備することを特徴とする受信装置。

【請求項 2】 伝搬路状態を推定する伝搬路推定手段と、前記伝搬路状態に基づいて前記相関値比を更新する更新手段と、を具備することを特徴とする請求項 1 記載の受信装置。

【請求項 3】 特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積手段と、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する符号間干渉フィルタと、前記複数のフィルタリング結果に基づいてタイミング推定を行う第 3 タイミング推定手段と、を具備することを特徴とする受信装置。

【請求項 4】 前記第 3 タイミング推定手段で求められたタイミング推定結果を用いて前記受信信号におけるデータに対して復調処理を行う復調手段を具備することを特徴とする請求項 3 記載の受信装置。

【請求項 5】 特定のサンプルタイミングで受信信号のタイミング推定を行って第 1 タイミング推定結果を出力する第 1 タイミング推定手段と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第 1 タイミング推定結果に基づいてタイミング推定を行って第 2 タイミング推定結果を出力する第 2 タイミング推定手段と、特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積手段と、前記第 2 タイミング推定手段で求められたタイミング推定結果を用いて選択したフィルタタップ係数を用いて受信信号に対してフィルタリングを行ってフィルタリング結果を出力する符号間干渉フィルタと、を具備することを特徴とする受信装置。

【請求項 6】 受信装置を備えた通信端末装置であって、前記受信装置は、特定のサンプルタイミングで受信信号のタイミング推定を行って第 1 タイミング推定結果を出力する第 1 タイミング推定手段と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第 1 タイミング推定結果に基づいてタイミング推定を行って第 2 タイミング推定結果を出力する第 2 タイミング推定手段と、を具備することを特徴とする通信端末装置。

【請求項 7】 受信装置を備えた通信端末装置であって、前記受信装置は、特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積手段と、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する符号間干渉フィルタと、前記複数のフィルタリング結果に基づいてタイミング推定を行う第 3 タイミング推定手段と、を具備することを特徴とする通信端末装置。

【請求項 8】 受信タイミング推定プログラムを格納したメモリを有するデバイスであって、前記受信タイミング推定プログラムは、特定のサンプルタイミングで受信信号のタイミング推定を行って第 1 タイミング推定結果を出力する手順と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第 1 タイミング推定結果に基づいてタイミング推定を行って第 2 タイミング推定結果を出力する手順と、を含むことを特徴とするデバイス。

【請求項 9】 受信タイミング推定プログラムおよび特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を格納したメモリを有するデバイスであって、前記受信タイミング推定プログラムは、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する手順と、前記複数のフィルタリング結果に基づいてタイミング推定を行う手順と、を含むことを特徴とするデバイス。

【請求項 10】 特定のサンプルタイミングで受信信号のタイミング推定を行って第 1 タイミング推定結果を出力する第 1 タイミング推定工程と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第 1 タイミング推定結果に基づいてタイミング推定を行って第 2 タイミング推定結果を出力する第 2 タイミング推定工程と、を具備することを特徴とするタイミング推定方法。

【請求項 11】 特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積工程と、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力するフィルタリング工程と、前記複数のフィルタリング結果に基づいてタイミング推定を行う第 3 タイミング推定工程と、を具備することを特徴とするタイミング推定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ディジタル無線通信システムにおいて使用される受信装置及びタイミング推定方法に関する。

【0002】

【従来の技術】近年の無線通信分野では、マルチメディア化の進展、通信トラフィックの増大などに伴い、伝送速度の高速化が望まれており、携帯電話などの小型無線端末を用いるシステムにおいてもその傾向は同様である。

【0003】一方、無線通信の方式としては、周波数有効利用の面や集積化の容易さの面からディジタル変復調技術を用いた方式が主流となっており、送受信の際には符号化や変復調のベースバンド信号処理の部分をディジタル処理で行い、RF信号との周波数変換や増幅などをアナログ処理で行う構成が無線機の一般的な構成となっている。その際、アナログ部とディジタル部をつなぐ役割を担うアナログ／ディジタル変換器（以下、A/D変換器）やディジタル／アナログ変換器（以下、D/A変換器）は、非常に重要な構成要素の一つとなっており、高性能な送受信機を構成するためには、高精度なビット分解能、サンプリングレートを有するA/D、D/A変換器を用いることが望まれる。

【0004】しかしながら、携帯端末のように小型低消費電力な構成が優先される構成の場合、必ずしも十分な性能を持つA/D変換器が用いられるとは限らない。特に、近年見られるように通信の伝送速度が高速化されてくると、A/D変換器におけるサンプリングレートは、シンボルレートに比べてあまり大きい値を取れなくなり、理想的な受信タイミングからずれたタイミングでサンプリングされた信号を用いて受信復調する場合もある。

【0005】例えば、ナイキスト伝送されたディジタル変調信号を、シンボルレートの2倍のオーバーサンプリングレートでサンプリングして受信復調に用いる場合、理想的な受信タイミング、すなわちナイキスト点のタイミングに対して最大で $\pm 1/4T$ ずれた信号を用いて受信復調をすることになる。

【0006】以下、図8を参照して、従来のディジタル無線機においてサンプリングされたデータから受信タイミングを推定する方法の一例について簡単に説明する。受信、直交復調され、A/D変換器でサンプリングされたベースバンド信号は、一旦受信信号バッファ801に蓄積される。ここで、受信したディジタル変調信号は、バースト単位で構成されており、バースト内の所定の位置に同期用の既知シンボル列が挿入されているものとする。

【0007】既知ベクトルテーブル802には、この既知シンボル列の区間を理想的なタイミングでサンプリングした場合に得られるべきベクトル列の複素共役ベクトル列があらかじめ算出され記憶されており、ベクトル演

算回路803において、テーブルに記憶されているベクトル列と、受信バッファに蓄積されたI、Q信号のベクトル列との間で、第1の実施の形態の説明において示す式(1)と同様のベクトル演算がサンプルタイミング毎に行われ、それぞれのタイミング毎の相関度に相当する値が得られる。このベクトル演算結果は、理想的な受信タイミングに最も近いサンプリングタイミングの信号のベクトル列を用いた場合に最大値をとることになるので、タイミング推定回路804において、この演算結果が最大値をとる信号ベクトル列の位置を求めることにより、理想的な受信タイミングに最も近いサンプリングタイミングを検出することが可能となる。

【0008】例えば、受信信号バッファ801に蓄積される信号のサンプリングレートがシンボルレートに対して2倍のオーバーサンプリングレートの場合、 $\pm 1/4T$ （Tはシンボル長）精度での推定が可能となる。本方法により推定された受信タイミングに基づき、受信ベクトルを選択してシンボル判定をしたり、送信する際の送信タイミングを決定したりする。受信感度特性やシステム的な送信タイミングに関して厳しい要求がないシステムでは、本方法により十分な性能が得られると考えられる。

【0009】

【発明が解決しようとする課題】しかしながら、非常に高精度な送受信タイミングが要求される通信システムの端末に適用する場合には、図8のような従来の受信タイミング推定手段では、十分な推定精度が得られない。

【0010】例えば、周波数利用効率を向上するために多値化した変調信号を用いたり、ナイキスト条件よりも狭帯域な送信帯域制限を施した変調信号などを誤ることなく受信するためには、より理想的な受信タイミングに近いサンプリングデータを得る必要がある。

【0011】また、送信時のタイミングに、より細かいタイミング精度が要求される場合においても、より高精度なタイミング推定が必要である。タイミング推定精度を上げるためには、A/D変換器におけるサンプリングレートを上げる方法も考えられるが、端末における消費電力の増大や回路の大規模化を招いてしまう。

【0012】本発明はかかる点に鑑みてなされたものであり、ディジタル無線機においてA/D変換器におけるサンプリングレートを上げることなく、受信タイミングをより高精度に推定することができ、端末の消費電力及びコストの低減を図ることができる受信装置及びタイミング推定方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明の受信装置は、特定のサンプルタイミングで受信信号のタイミング推定を行って第1タイミング推定結果を出力する第1タイミング推定手段と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および

前記第1タイミング推定結果に基づいてタイミング推定を行って第2タイミング推定結果を出力する第2タイミング推定手段と、を具備する構成を採る。

【0014】この構成によれば、A/D変換回路へ供給するサンプリング・クロックの周期の2倍の時間分解能で、シンボルタイミングを推定することが可能となる。

【0015】本発明の受信装置は、上記構成において、伝搬路状態を推定する伝搬路推定手段と、前記伝搬路状態に基づいて前記相関値比を更新する更新手段と、を具備する構成を採る。

【0016】この構成によれば、演算値比に伝搬路環境を反映させることができ、伝搬路環境が変化しても高精度のタイミング推定を行って優れた受信性能を発揮することができる。

【0017】本発明の受信装置は、特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積手段と、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する符号間干渉フィルタと、前記複数のフィルタリング結果に基づいてタイミング推定を行う第3タイミング推定手段と、を具備する構成を採る。

【0018】この構成によれば、デジタル変調された信号を受信復調する際の受信タイミングを、受信時のオーバーサンプリングの分解能よりも高精度に推定することが可能となる。

【0019】本発明の受信装置は、上記構成において、前記第3タイミング推定手段で求められたタイミング推定結果を用いて前記受信信号におけるデータに対して復調処理を行う復調手段を具備する構成を採る。

【0020】この構成によれば、受信時のオーバーサンプリングタイミングが理想的な受信タイミングよりもずれていても、より正確なシンボル判定が可能となる。

【0021】本発明の受信装置は、特定のサンプルタイミングで受信信号のタイミング推定を行って第1タイミング推定結果を出力する第1タイミング推定手段と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第1タイミング推定結果に基づいてタイミング推定を行って第2タイミング推定結果を出力する第2タイミング推定手段と、特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積手段と、前記第2タイミング推定手段で求められたタイミング推定結果を用いて選択したフィルタタップ係数を用いて受信信号に対してフィルタリングを行ってフィルタリング結果を出力する符号間干渉フィルタと、を具備する構成を採る。

【0022】この構成によれば、受信時のオーバーサンプリングタイミングが理想的な受信タイミングよりずれていても、より正確なシンボル判定が可能となる。

【0023】本発明は、受信装置を備えた通信端末装置であって、前記受信装置は、特定のサンプルタイミングで受信信号のタイミング推定を行って第1タイミング推定結果を出力する第1タイミング推定手段と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第1タイミング推定結果に基づいてタイミング推定を行って第2タイミング推定結果を出力する第2タイミング推定手段と、を具備することを特徴とする通信端末装置を提供する。

【0024】本発明は、受信装置を備えた通信端末装置であって、前記受信装置は、特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積手段と、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する符号間干渉フィルタと、前記複数のフィルタリング結果に基づいてタイミング推定を行う第3タイミング推定手段と、を具備することを特徴とする通信端末装置を提供する。

【0025】本発明は、受信タイミング推定プログラムを格納したメモリを有するデバイスであって、前記受信タイミング推定プログラムは、特定のサンプルタイミングで受信信号のタイミング推定を行って第1タイミング推定結果を出力する手順と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第1タイミング推定結果に基づいてタイミング推定を行って第2タイミング推定結果を出力する手順と、を含むことを特徴とするデバイスを提供する。

【0026】本発明は、受信タイミング推定プログラムおよび特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を格納したメモリを有するデバイスであって、前記受信タイミング推定プログラムは、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する手順と、前記複数のフィルタリング結果に基づいてタイミング推定を行う手順と、を含むことを特徴とするデバイスを提供する。

【0027】本発明のタイミング推定方法は、特定のサンプルタイミングで受信信号のタイミング推定を行って第1タイミング推定結果を出力する第1タイミング推定工程と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比および前記第1タイミング推定結果に基づいてタイミング推定を行っ

て第2タイミング推定結果を出力する第2タイミング推定工程と、を具備する。

【0028】この方法によれば、A/D変換回路へ供給するサンプリング・クロックの周期の2倍の時間分解能で、シンボルタイミングを推定することが可能となる。

【0029】本発明のタイミング推定方法は、特定のサンプリングレートよりも細かい時間単位ずらしてサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数を蓄積する蓄積工程と、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力するフィルタリング工程と、前記複数のフィルタリング結果に基づいてタイミング推定を行う第3タイミング推定工程と、を具備する。

【0030】この方法によれば、ディジタル変調された信号を受信復調する際の受信タイミングを、受信時のオーバーサンプリングの分解能よりも高精度に推定することが可能となる。

【0031】

【発明の実施の形態】以下の実施の形態においては、A/D変換回路におけるサンプリングレートを上げることなく、受信タイミングをより高精度に推定可能とすることにより、端末の消費電流及びコストの低減を図る場合について説明する。

【0032】（実施の形態1）本実施の形態においては、所定のサンプリングレートで粗いタイミング推定（低精度）を行った後に、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比に基づいて高精度のタイミング推定（微調整）を行う場合について説明する。この場合、サンプル間の既知信号についての相関値比については、あらかじめ求めておく。

【0033】図1は、本発明の実施の形態1に係る受信装置を備えた通信端末装置の構成を示すブロック図である。図1においては、受信系のみを表記しており、送信系については表記を省略している。

【0034】図1に示す通信端末装置においては、基地局装置から送信された下り回線信号（受信信号）は、アンテナ101を介して直交検波回路102で受信される。直交検波回路102では、受信信号（ディジタル変調信号）を直交周波数変換してベースバンド帯の同相信号（I信号）及び直交信号（Q信号）とし、I信号及びQ信号をそれぞれA/D変換回路103、104に出力する。直交検波回路102は、受信信号（ディジタル変調信号）を直交周波数変換してベースバンド帯の同相信号（I信号）および直交信号（Q信号）とし、I信号及びQ信号をそれぞれA/D変換回路103、104に出力する。本実施の形態では、ディジタル変調信号の変調方式は特に問わない。また、受信信号に対しては、直交

検波回路102へ入力される前に、所定の無線受信処理（周波数変換、増幅、不要周波数帯の信号の除去（フィルタリング）など）が既に行われ、適切な入力レベル、周波数帯に設定されているものとする。

【0035】A/D変換回路103は、サンプリングクロックに基づいてI信号をディジタル値に量子化し、量子化されたディジタルI信号を受信信号バッファ105に出力する。A/D変換回路104は、A/D変換回路103と同様の構成を有しており、Q信号を量子化し、ディジタルQ信号を受信信号バッファ105に出力する。本実施の形態では、A/D変換回路103、104の変換方式及びビット分解能については、システム仕様から決定されるものであれば特に限定されない。

【0036】なお、本実施の形態では、受信信号は所定のディジタル変調を施され、バースト構成により基地局装置から送信された下り回線信号とし、バースト内に既知信号である既知シンボル列が挿入されているとする。ただし、既知シンボルの挿入位置や数は本実施の形態で限定されず、バースト中央部に数十シンボルの系列を挿入する構成でも良く、バースト内に所定間隔毎に挿入しても良い。また、サンプリングレートはここでは一例としてシンボルレートの2倍とする。

【0037】受信信号バッファ105は、ディジタルI、Q信号をバッファリングする。例えば、受信信号バッファ105は、1バースト長以上の量子化データを記憶しておくメモリや、FIFO(First In First Out)バッファなどにより構成される。

【0038】既知ベクトルテーブル106は、バースト内に挿入されている既知シンボル列区間を理想的なタイミングでサンプリングした場合に得られるベクトル系列の複素共役ベクトル系列を記憶しておく。例えば、既知ベクトルテーブル106は、RAMやROMなどのメモリにより構成される。本実施の形態では、既知ベクトルテーブル106は、既知シンボル列区間を2倍オーバーサンプリングした場合に相当する複素共役ベクトル系列を記憶しておくとする。

【0039】ベクトル演算回路107は、受信信号バッファ105に記憶されたディジタルI、Q信号と既知ベクトルテーブル106に記憶された既知ベクトル列とを用いてベクトル演算を行い、その演算結果を演算結果バッファ108に出力する。例えば、ベクトル演算回路107は、ロジックにより構成された演算処理ブロックや、DSPにより構成される。演算の詳細については後に述べる。

【0040】演算結果バッファ108は、ベクトル演算回路107からの演算結果をバッファリングする。例えば、演算結果バッファ108は、RAMなどのメモリやFIFOバッファなどにより構成される。

【0041】タイミング推定回路109は、サンプリングされたディジタルI、Q信号系列と既知ベクトル系列

とのベクトル演算結果を用いて、受信タイミングをオーバーサンプリング間隔よりも細かい精度で推定する。本実施の形態では、タイミング推定回路109は、低精度タイミング推定回路1091、高精度タイミング推定回路1092により構成される。

【0042】低精度タイミング推定回路1091は、演算結果バッファ108に記憶されたベクトル演算結果を用いて、受信タイミングをオーバーサンプリングレートと同等の精度で推定する。すなわち、低精度タイミング推定回路1091は、第1段階の比較的粗いタイミング推定を行う。例えば、低精度タイミング推定回路1091は、ベクトル演算回路107における演算結果の値が最大となるタイミングを検出するピーク検出回路により構成される。

【0043】高精度タイミング推定回路1092は、演算結果バッファ108に記憶されたベクトル演算結果と低精度タイミング推定回路1091の推定結果を用いて、受信タイミングをオーバーサンプリングレートよりも高精度に推定する。すなわち、高精度タイミング推定回路1092は、第2段階の高精度のタイミング推定を行う。例えば、高精度タイミング推定回路1092は、演算値比テーブル1093と演算値比判定回路1094により構成される。

【0044】演算値比テーブル1093は、後述する演算値比を微小時間単位毎にあらかじめ算出してテーブル値として記憶しておき、必要に応じて読み出す。

【0045】ここで、演算値比とは、理想的な受信タイミングから微小時間だけずらしたタイミングで、受信信号をサンプリングして得られる信号系列に対してベクトル演算回路107と同じ演算を行ったときに得られる値をあらかじめ求めておき、この値と一サンプル前の時点での同演算値との比を算出したものである。この演算値比を、サンプリングレートよりも細かい時間単位毎にあらかじめ求めておく。本実施の形態では、理想的な受信タイミングから±1/4シンボルの範囲にわたって、1/16シンボルタイミングずれ毎の演算値比を算出しテーブル値として記憶しておく。

【0046】演算値比判定回路1094は、低精度タイミング推定結果及び演算結果バッファ108に記憶されたベクトル演算結果、並びに演算値比テーブルの値を用いて高精度なタイミング推定を行う。その動作の詳細については後述する。なお、本実施の形態では、受信タイミング推定開始時に、バーストの大まかな位置についても未知であるとする。

【0047】デジタル復調回路110では、推定されたタイミング情報に基づいて、量子化されたI信号、Q信号のデータのうち、信号点に最も近いI信号、Q信号のサンプルデータを用いて復調を行い、復調されたデータ列（受信データ）を出力する。

【0048】上記構成を有する通信端末装置における受

信動作について説明する。デジタル変調I、Q信号は、シンボルレートの2倍のオーバーサンプリングレートでサンプリングされ、1バースト分以上の長さのデジタルデータ列が受信信号バッファ105に記憶される。

【0049】ベクトル演算回路107では、受信信号バッファ105に記憶されているI、Q信号ベクトル列 $R_x(m) = \{I(m), Q(m)\}$ と既知ベクトルテーブル106に記憶されている既知ベクトルの複素共役ベクトル列 $Ref^*(i) = \{I_{ref}(i), Q_{ref}(i)\}$ を用いて、式(1)に示すベクトル演算を行い、各サンプルタイミング m における $C(m)$ の値が求められ、演算結果が演算結果バッファ108に記憶される。

【数1】

$$C(m) = \sum_{i=0}^{2N-1} |R_x(m+i) \times Ref^*(i)|^2$$

式(1)

ここで、Nはバースト内に挿入されている既知シンボルの数を表す。

【0050】式(1)により得られる $C(m)$ は、図2

(a)に示すように、受信したバースト内で既知シンボルが挿入されている位置付近において最大値をもつことが知られている。したがって、低精度タイミング推定回路1091において $C(m)$ が最大となるタイミングを検出することにより、既知シンボルの挿入されているタイミングを±1/2シンボル長以内の精度で推定でき、このタイミングに基づいてバーストのタイミングを推定できる。

【0051】図2(a)は、式(1)のベクトル演算をあらかじめ微小時間単位毎に求めた場合の演算結果を示すグラフである。また、図2(b)は、図2(a)に示す演算結果に対して、前後サンプル間、すなわち1/2シンボル間での演算値比 $R(t) = C(t)/C(t-T/2)$ をプロットしたグラフである。演算値比テーブル1093には、あらかじめ算出された1/16シンボルタイミング毎の $R(t)$ の値が記憶されている。

【0052】演算値比判定回路1094では、低精度タイミング推定回路1091において推定されたタイミングにおけるベクトル演算結果 $C(m)$ とその1/2シンボルタイミング前のベクトル演算結果 $C(m-1)$ との比 $C(m)/C(m-1)$ が算出され、この値と最も近い演算値比テーブルの位置を検出することにより、高精度なタイミングを推定する。

【0053】例えば、受信機における2倍オーバーサンプリングのタイミングが、理想的な受信タイミングに対して-2/16シンボル長分ずれている場合、すなわち図2

(a)における▼印のタイミングである場合を仮定し、その場合におけるタイミング推定の過程を説明する。

【0054】まず、低精度タイミング推定回路1091により $C(m)$ のピークを検出することにより、 $t = -2/16T$

が低精度タイミング推定結果として得られる。続いて演算値比判定回路1094において、 $R(t)=C(-2/16T)/C(-2/16T-1/2T) \approx 3.4$ が算出され、この値 $R(t)$ と図2(b)に示すような演算値比テーブル1093の値との間で比較を行う。この場合、この値 $R(t)$ が $t=-2/16T$ の時のテーブル値と最も近いので、現在のオーバーサンプリングのタイミングが理想的な受信タイミングより、さらに $-2/16$ シンボル長分ずれていることが推定できる。

【0055】以上のように本発明の実施の形態によれば、受信時のサンプリングレートで粗いタイミング推定を行った後に、既知信号に対する相関値間の比に基づいて高精度のタイミング推定を行うので、ディジタル変調された信号を受信復調する際の受信タイミングを、受信時のオーバーサンプリングの分解能よりも高精度に推定することが可能となる。特に、高精度タイミング推定回路におけるタイミング推定において、ベクトル演算値の比を用いることにより、受信信号レベルの絶対値ではなく前後の相対比を考慮すればよいので、受信時のAGCの制御誤差などの影響を防ぐことも可能となり、より高精度なタイミング推定が可能となる。

【0056】なお、本実施の形態では、I、Q信号のオーバーサンプリングレートをシンボルレートの2倍とし、高精度タイミング推定回路1092において推定するタイミング推定精度をシンボルレートの16倍とした場合について説明しているが、これに限定されない。この場合、高精度タイミング推定回路1092においてあらかじめ求めておくテーブル値の時間分解能をオーバーサンプリングレートよりも高精度にしておけば良い。

【0057】また、本実施の形態では、既知ベクトル列との相関度を求めるベクトル演算として式(1)を用いる構成とした場合について説明しているが、これに限定されず、ベクトル演算として例えば式(2)に示すようにベクトル積の和の絶対値を用いても良く、演算の簡略化のために、ベクトルの長さ2乗しない値を用いても良い。さらに、他に相関度に準じた結果が得られる演算があれば、それを用いても良い。

【数2】

$$C(m) = \left| \sum_{i=0}^{2N-1} \{R_x(m+i) \times \text{Ref}^*(i)\} \right|$$

式(2)

【0058】また、高精度にタイミングを推定する際に用いる判定基準として1サンプル前のベクトル演算結果との比 $R(t)$ を用いた場合について説明しているが、これに限定されず、例えば1サンプル後のベクトル演算結果との比 $R'(t)=C(t)/C(t+T/2)$ を用いても良く、あるいは $R(t)$ と $R'(t)$ を用いて最も尤度の高いタイミングを推定しても良い。さらには、演算値比を用いずに、前後数サンプル分の演算値をテーブルに記憶しておき、2乗誤差が最小となるタイミングを推定しても良い。

【0059】なお、本実施の形態において高精度タイミング推定回路1092において用いる演算値比は、真値によるものであっても対数値の差分によるものであっても良い。

【0060】また、送受信時のフィルタリングや通信伝搬路上での周波数/位相特性があらかじめ分かっている場合には、これらの特性を含めて既知ベクトルテーブルのデータを生成して記憶しておいても良い。さらに、図3に示すように、伝搬路推定回路301において受信信号から伝搬路推定を行い、その推定結果を演算値比再計算回路302に出力し、そこで演算値比を再計算し、再計算した演算値比を演算値比テーブル1093に出力して、演算値比テーブル1093を更新するようにしても良い。これにより、演算値比に伝搬路環境を反映させることができ、伝搬路環境が変化しても高精度のタイミング推定を行って優れた受信性能を発揮することができる。

【0061】また、本実施の形態においては、バーストのタイミングが未知である場合を想定して説明しているが、これに限定されず、例えばバーストの受信タイミングが、あらかじめ例えば数シンボル程度の精度でわかっている場合には、このタイミングの前後数シンボル範囲に限ってベクトル演算を行うこととしても良い。

【0062】また、本実施の形態では、受信タイミングを高精度に推定する方法のみについて説明しているが、これに限定されず、例えば本推定結果を用いてオーバーサンプリングのタイミングを補正し、次バーストの受信時には理想的なサンプルタイミングを得られるようにする構成としても良く、本推定結果を復調時や送信時に用いても良い。

【0063】(実施の形態2) 本実施の形態においては、種々のフィルタタップで構成されたISI除去フィルタでフィルタリングした信号から最も信頼度の高い信号(フィルタリング結果)を選択して、その信号に対応するタイミングを検出する場合について説明する。

【0064】図4は、本発明の実施の形態2に係る受信装置を備えた通信端末装置の構成を示すブロック図である。なお、図4に示す構成において、図1と同じ部分については図1と同じ符号を付してその詳細な説明は省略する。

【0065】本実施の形態における受信信号は、所定のディジタル変調を施され、バースト構成で送信された信号とする。さらに、このディジタル変調信号は、送信時の帯域制限フィルタリングや伝送路上の影響により符号間干渉(以下、ISI)が生じているとする。ただし、その干渉特性は受信装置側においてあらかじめ想定できているとする。

【0066】また、実施の形態1と同様に、受信信号においては、バースト内に既知シンボル列が挿入されているとするが、既知シンボルの位置・数は本実施の形態で

限定されない。また、サンプリングレートは一例としてシンボルレートの2倍であることとする。

【0067】受信信号バッファ105は、デジタルI、Q信号をバッファリングする。例えば、受信信号バッファ105は、1バースト長以上の量子化データを記憶しておくメモリや、FIFOバッファなどにより構成される。

【0068】フィルタタップテーブル402には、受信するデジタル変調信号が送信時の帯域制限や伝送路上の影響により受けるISIの逆特性となるフィルタ係数10をあらかじめ求めて読み出しテーブルとして記憶しておく。

【0069】ここで、タップ係数は以下のように複数通り用意されているとする。すなわち、理想的な受信タイミングに対して1/16シンボルタイミングずつずらしたタイミングで2倍オーバーサンプリングされたデジタル変調信号に対する逆特性となるタップ係数が(-4/16T、-3/16T、-2/16T、-1/16T、0、+1/16T、+2/16T、+3/16T、+4/16T)の9通り用意されている。

【0070】なお、タップ係数はISIに対して完全な逆特性となっている必要は無く、例えば理想的な受信タイミングに最も近いサンプリングポイントのみににおいてISIが除去できるような特性となっていれば良い。送信時の帯域制限フィルタに、図5(a)のような特性のフィルタが用いられた場合、フィルタタップテーブルに蓄積される9通りのタップ係数の一例を図5(b)に示す。

【0071】ISI除去フィルタ401は、デジタルI、Q信号に対してISI除去のフィルタリング処理を施してベクトル演算回路403に出力する。フィルタタップテーブル402から複数通りのタップ係数が供給され、それぞれのタップ係数に応じたフィルタリング処理結果が出力される。既知ベクトルテーブル404は、バースト内に挿入されている既知シンボル列区間の複素共役ベクトルを記憶しておく。例えば、既知ベクトルテーブル404は、RAMやROMなどのメモリにより構成される。本実施の形態では、既知シンボル列区間のベクトル列に対して送信フィルタリング、伝送路特性、ISI除去フィルタリングを施したベクトルの複素共役ベクトルを2倍オーバーサンプリングの間隔で記憶しておく。

【0072】ベクトル演算回路403は、入力されるデジタルI、Q信号データと既知ベクトルテーブル404に記憶された既知ベクトル列とを用いてベクトル演算を行う。例えば、ベクトル演算回路403は、ロジックにより構成された演算処理ブロックや、DSPにより構成される。演算については実施の形態1における式(1)を用いて行う。

【0073】演算結果バッファ405は、ベクトル演算回路403での演算結果をバッファリングする。例えば、演算結果バッファ405は、RAMなどのメモリや

FIFOバッファなどにより構成される。

【0074】タイミング推定回路406は、受信したI、Q信号と既知ベクトル列との演算結果を用いて、受信タイミングをオーバーサンプリング間隔よりも細かい分解能で推定し、推定結果を出力する。その動作の詳細については後述する。

【0075】上記構成を有する通信端末装置の動作の詳細について説明する。I、Q信号は、シンボルレートの2倍のオーバーサンプリングレートでサンプリングされ、1バースト分以上の長さのデジタルデータ列が受信信号バッファ105に記憶される。ここでは、一例として理想的な受信タイミングに対してサンプリングタイミングが-2/16Tだけずれている場合を仮定する。

【0076】ISI除去フィルタ401では、受信信号バッファ105に記憶されているデジタルI、Q信号データ列に対し、フィルタタップテーブル402から供給される9通りのフィルタタップの各々を用いてフィルタリング処理を行う。この処理結果は、ベクトル演算回路403に出力される。この際に用いられる9通りのフィルタタップ係数のうち、-2/16Tのタイミングに基づいて算出されたタップ係数を用いた場合の結果のみ、ISIが理想的に除去された信号が出力されることになる。それ以外のタップ係数を用いた場合には、ISIが完全に除去されず、場合によってはフィルタ処理によりさらにISIによる歪成分が重畳することになる。

【0077】ベクトル演算回路403では、ISI除去フィルタ401から出力される9通りのフィルタリング処理結果の各々に対して、実施の形態1における式

(1)と同様のベクトル演算処理を行う。この演算結果は、演算結果バッファ405に出力される。

【0078】演算結果バッファ405に出力される演算結果は、それぞれのサンプルタイミング毎に9種類得られることになる。タイミング推定回路406では、演算結果バッファ405に記憶された演算結果から、最大値をとる演算結果を検出する。2倍オーバーサンプリング単位でみると、バースト内で既知ベクトル列が挿入されている位置に最も近いデータが用いられた場合に値が最大となる。さらに、そのタイミングにおいて算出された8通りのフィルタタップ係数による演算結果のうち、-2/16Tにタイミングに基づくフィルタタップ係数を用いた場合に、演算結果が最大値となる。したがって、最大値をとったサンプルタイミングが、理想的なサンプルタイミングに対して-2/16Tずれていると推定できる。

【0079】以上のように本発明の実施の形態によれば、理想的なサンプルタイミングからのずれに対応するフィルタタップ係数を変えてフィルタリングした種々の演算結果から最も確からしい演算結果を選択し、その演算結果に対応する理想的なサンプルタイミングからのずれを求める。これにより、デジタル変調された信号を受信復調する際の受信タイミングを、受信時のオーバサ

ンプリングの分解能よりも高精度に推定することが可能となる。

【0080】なお、本実施の形態では、既知ベクトル列との相関度を求めるベクトル演算として式(1)を用いた場合について説明しているが、実施の形態1と同様に、これに限るものではない。

【0081】また、本実施の形態において仮定した、フィルタタップ係数テーブルの9通りの1/16シンボル分解能のタップ係数は一例に過ぎず、求めたいタイミング精度に応じて、シンボル分解能を細かくし、それに
10 じて用意するテーブル数を増やす構成としても良く、シンボル分解能を粗くし、それに
10 じて用意するテーブル数を減らす構成としても良い。

【0082】また、本実施の形態では受信帯域制限フィルタについては特に明示していない。すなわち、受信信号は、受信装置内のIF部やサンプリング前の時点でフィルタ処理されても良く、受信バッファ内に蓄積された後、ISI除去フィルタの前段でフィルタ処理されても良く、ISI除去フィルタの特性に帯域制限の特性を求めても良い。

【0083】(実施の形態3) 本実施の形態においては、実施の形態2の方法で求められたタイミングで受信信号のデータ部分を復調する場合について説明する。

【0084】図6は、本発明の実施の形態3に係る受信装置を備えた通信端末装置の構成を示すブロック図である。図6に示す構成では、データバッファ601、選択回路602、シンボル判定回路603を設けた以外は、図4に示す構成と同じである。したがって、図6において、図4と同じ部分については図4と同じ符号を付してその詳細な説明は省略する。

【0085】データバッファ601は、ISI除去フィルタ401から出力される、複数通りのフィルタリング処理結果をバッファリングする。例えば、データバッファ601は、1バースト長以上の量子化データを記憶しておくメモリや、FIFOバッファなどにより構成される。

【0086】選択回路602は、タイミング推定結果に基づいて、複数通りのISI除去フィルタ出力結果のうち一通りを選択して出力する。シンボル判定回路603は、I、Q信号データを用いてデジタル変調された信号のシンボル判定を行う。本実施の形態では、QPSK変調された信号を準同期検波する場合を仮定し、受信バースト内で既知シンボルが挿入されている区間のベクトルデータを用いて位相補正を行った後、I-Q平面上を4つの領域に分割してシンボル判定する。

【0087】上記構成を有する通信端末装置の動作について説明する。高精度に受信タイミングを推定する動作については実施の形態2と同様であるので、ここでは、受信装置においてタイミング推定結果を用いて復調動作を行う場合の動作について説明する。

【0088】選択回路602では、タイミング推定回路406から供給されるタイミング推定結果に基づいて、データバッファ601に蓄積されている9通りのフィルタ出力のうちから合致するタイミングのフィルタ出力信号を選択してシンボル判定回路603へ出力する。このフィルタ出力信号は理想的なタップ係数によりISI成分が除去された状態である。このため、この信号に対してシンボル判定回路603によりシンボル判定を行うことにより、正常なシンボル判定結果が得られる。

【0089】以上のように本発明の実施の形態によれば、受信時のオーバーサンプリングの分解能よりも高精度にタイミングを推定し、得られたタイミング推定結果により想定されるタイミングのずれを考慮したフィルタタップ係数でISI除去フィルタリングされた信号を選択してシンボル判定する。これにより、受信時のオーバーサンプリングタイミングが理想的な受信タイミングよりもずれていても、より正確なシンボル判定が可能となる。

【0090】なお、本実施の形態では、ISI除去フィルタ出力を蓄積しておくデータバッファ601を図6に示す位置に設ける構成としているが、これに限定されず、例えばISI除去フィルタ401とベクトル演算回路403の間に設ける構成としても良い。また、本実施の形態では、一例として変調方式をQPSKとしているが、これに限定されず、種々の変調方式を適用することができる。

【0091】(実施の形態4) 本実施の形態においては、実施の形態1で説明した受信動作にISI除去フィルタを用いて高精度のタイミング推定を行う場合について説明する。

【0092】図7は、本発明の実施の形態4に係る受信装置を備えた通信端末装置の構成を示すブロック図である。図7の構成において、フィルタタップテーブル402、ISI除去フィルタ401、及びシンボル判定回路701を設けた以外は、図1に示す構成と同じである。したがって、図7に示す構成において、図1と同じ部分については図1と同じ符号を付してその詳細な説明は省略する。タイミング推定回路109は、実施の形態1において図1で説明したタイミング推定回路と同様の構成及び動作をする。本実施の形態においても、タイミング推定回路109では、直交復調され2倍オーバーサンプリングされ得られたデジタルI、Q信号を用いて、1/16シンボルの単位で受信タイミングが得られる。

【0093】フィルタタップテーブル402は、実施の形態7で説明したフィルタタップテーブルと同様であり、受信するデジタル変調信号が送信時の帯域制限や伝送路上の影響により受けるISIの逆特性となるフィルタ係数をあらかじめ求めて読み出しテーブルとして記憶しておく。ここで、タップ係数についても、フィルタタップテーブル402と同様に、理想的な受信タイミングに対して1/16シンボルタイミングずらずらしたタ

イミングで2倍オーバーサンプリングされたデジタル変調信号に対する逆特性となるタップ係数が $(-4/16T, -3/16T, -2/16T, -1/16T, 0, +1/16T, +2/16T, +3/16T, +4/16T)$ の9通り用意されており、必要に応じてそのうち通りのタップ係数が選択され出力される。

【0094】ISI除去フィルタ401は、デジタルI、Q信号に対してISI除去のフィルタリング処理を施してシンボル判定回路701に出力する。すなわち、デジタルI、Q信号は、ISI除去フィルタ401でフィルタタップテーブル402からのフィルタタップ係数を用いてフィルタリング処理され、その結果がシンボル判定回路701に出力される。

【0095】シンボル判定回路701は、I、Q信号データを用いてデジタル変調された信号のシンボル判定を行う。本実施の形態では、QPSK変調された信号を準同期検波する場合を仮定し、受信バースト内で既知シンボルが挿入されている区間のベクトルデータを用いて位相補正を行った後、I-Q平面上を4つの領域に分割してシンボル判定する。

【0096】上記構成を有する通信端末装置における、高精度に受信タイミングを推定する動作については実施の形態1と同様であり、ここでは、受信装置においてタイミング推定結果を用いて復調動作を行う場合の動作について説明する。

【0097】フィルタタップテーブル402では、タイミング推定回路109から出力されるタイミング推定結果に基づいて、蓄積されている9通りのフィルタタップ係数のうちから最適なフィルタタップ係数を選択してISI除去フィルタ401に出力する。例えば、タイミング推定結果が理想的な受信タイミングよりも $-2/16T$ だけずれている、という推定結果の場合、 $-2/16T$ に基づくフィルタタップ係数が選択され、そのフィルタタップ係数がISI除去フィルタ401に出力される。

【0098】このフィルタタップ係数によりフィルタリング処理された結果は、ISI成分が除去されているので、この信号に対してシンボル判定回路701でシンボル判定を行うことにより、正常なシンボル判定結果が得られる。

【0099】以上のように本発明の実施の形態によれば、受信時のオーバーサンプリングの分解能よりも高精度にタイミングを推定し、得られたタイミング推定結果により想定されるタイミングのずれを考慮したフィルタタップ係数によりISI除去フィルタリングされた信号を選択してシンボル判定する。これにより、受信時のオーバーサンプリングタイミングが理想的な受信タイミングよりずれていても、より正確なシンボル判定が可能となる。

【0100】上記実施の形態1～4に係る受信装置は、その構成の全てもしくは一部を、DSPやCPUなどを用いてソフトウェアとして構成しても良い。例えば、上

記受信タイミング推定のプログラムをROMに格納し、そのプログラムにしたがってCPUの指示により動作させるように構成しても良い。また、受信タイミング推定のプログラムをコンピュータで読み取り可能な記憶媒体に格納し、この記憶媒体のプログラムをコンピュータのRAMに記録して、プログラムにしたがって動作させるようにしても良い。このような場合においても、上記実施の形態1～9と同様の作用、効果を呈する。

【0101】例えば、受信タイミング推定プログラムをメモリに格納したデバイスであって、前記受信タイミング推定プログラムは、特定のサンプルタイミングで受信信号のタイミング推定を行って第3タイミング推定結果を出力する手順と、前記サンプリングレートでサンプリングされたサンプル間の既知信号についての相関値比及び前記第3タイミング推定結果に基づいてタイミング推定を行って第4タイミング推定結果を出力する手順と、を含む、構成としても良い。

【0102】また、受信タイミング推定プログラム及び特定のサンプリングレートよりも細かい時間単位ずらしでサンプリングした、受信信号における既知信号に対してそれぞれ符号間干渉を除去する特性を有するフィルタタップ係数をメモリに格納してデバイスであって、前記受信タイミング推定プログラムは、前記フィルタタップ係数を用いて受信信号に対してフィルタリングを行って複数のフィルタリング結果を出力する手順と、前記複数のフィルタリング結果に基づいてタイミング推定を行う手順と、を含む、ように構成しても良い。

【0103】以上説明したように、本発明によれば、A/D変換回路あるいはD/A変換回路のサンプリングの周期を、システム的な精度仕様から要求されるものより低減し、端末の消費電流及びコストの低減を図ることができる。

【0104】また、本発明によれば、デジタル変調された信号を受信復調する際の受信タイミングを、受信時のオーバーサンプリングの分解能よりも高精度に推定することが可能となる。

【0105】上記実施の形態1～4においては、本発明に係る受信装置又は送受信装置を備えた通信端末装置について説明しているが、本発明にかかる受信装置及び送受信装置は、デジタル無線通信システムにおける基地局装置に搭載することもできる。

【0106】

【発明の効果】以上説明したように本発明によれば、デジタル変調された信号を受信復調する際の受信タイミングを、受信時のオーバーサンプリングの分解能よりも高精度に推定することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る受信装置を備えた通信端末装置の構成を示すブロック図

【図2】本発明の実施の形態1に係る受信装置における

計算結果の一例を示す図

【図3】本発明の実施の形態1に係る受信装置を備えた通信端末装置の他の例を示すブロック図

【図4】本発明の実施の形態2に係る受信装置を備えた通信端末装置を示すブロック図

【図5】(a) 本発明の実施の形態2に係る送信帯域制限フィルタ特性を示す図

(b) 本発明の実施の形態2に係る受信装置におけるISI除去フィルタタップ係数を示す図

【図6】本発明の実施の形態3に係る受信装置を備えた通信端末装置を示すブロック図

【図7】本発明の実施の形態4に係る受信装置を備えた通信端末装置を示すブロック図

【図8】従来の受信装置におけるタイミング推定を説明するための図

【符号の説明】

101 アンテナ

102 直交検波回路

103, 104 A/D変換回路

* 105 受信信号バッファ

106 既知ベクトルテーブル

107 ベクトル演算回路

108 演算結果バッファ

109, 406 タイミング推定回路

301 伝搬路推定回路

302 演算値比再計算回路

401 ISI除去フィルタ

402 フィルタタップテーブル

403 ベクトル演算回路

404 既知ベクトルテーブル

405 演算結果バッファ

601 データバッファ

602 選択回路

603, 701 シンボル判定回路

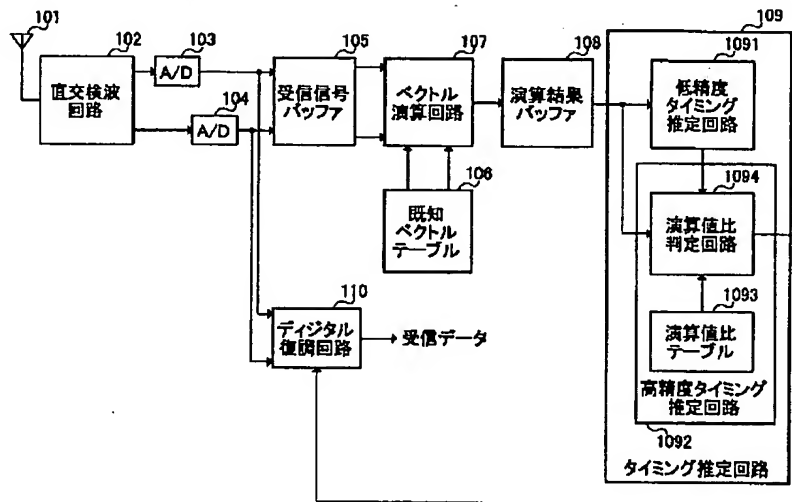
1091 低精度タイミング推定回路

1092 高精度タイミング推定回路

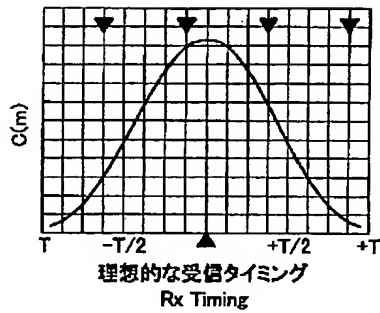
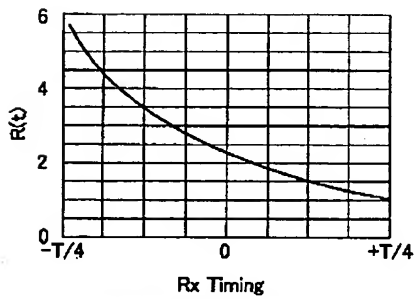
1093 演算値比テーブル

* 1094 演算値比判定回路

【図1】

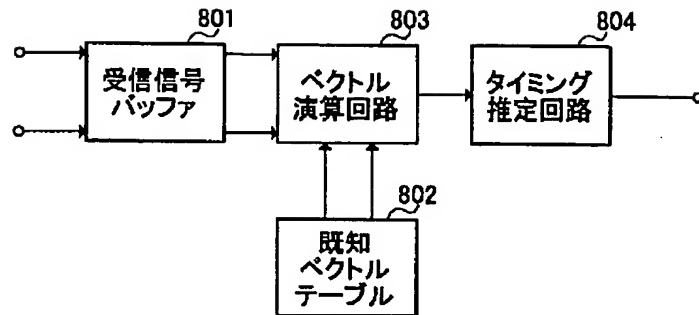


【図2】

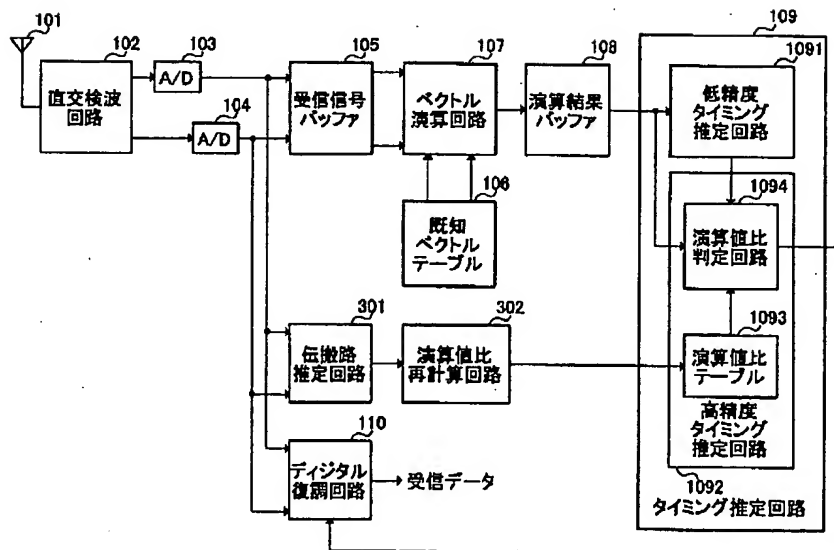
(a) ベクトル演算により得られる
相関値の一例

(b) 演算値比テーブル値の一例

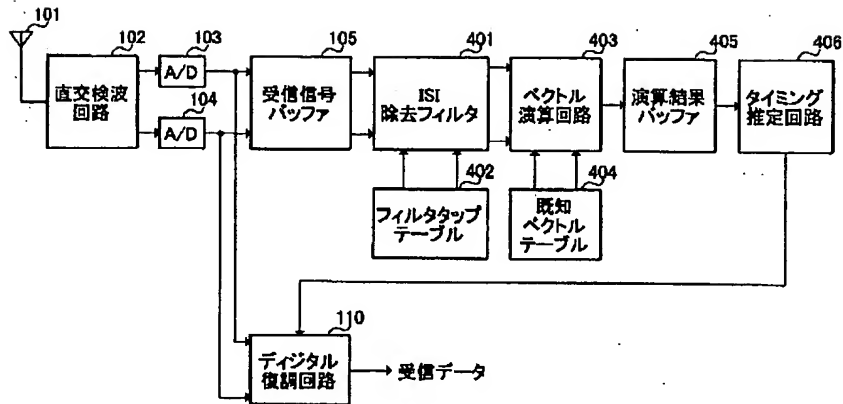
【図8】



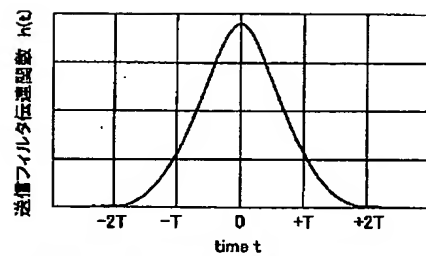
【図3】



【図4】

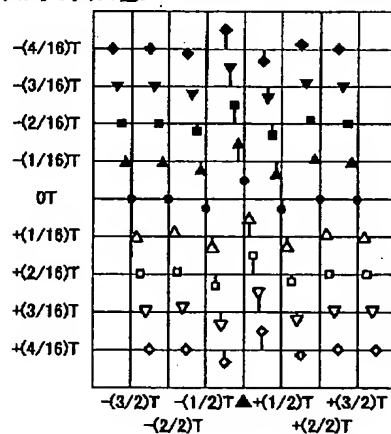


【図5】



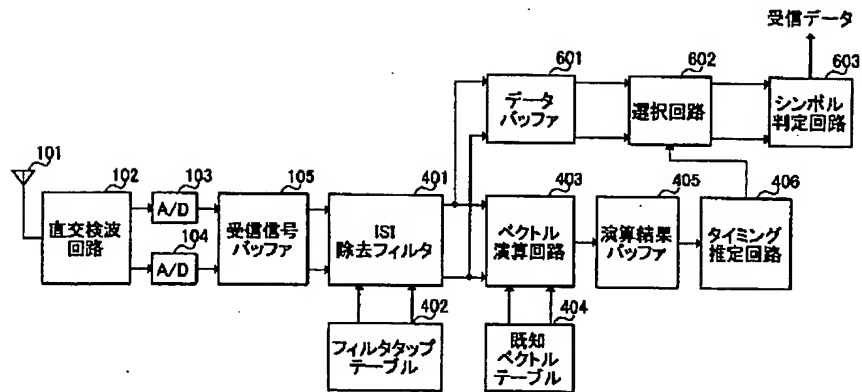
(a) ISIを含んだ送信帯域制限フィルタ特性の一例

理想的なサンプル
タイミングからのずれ: Δt ISI除去フィルタのタップ係数

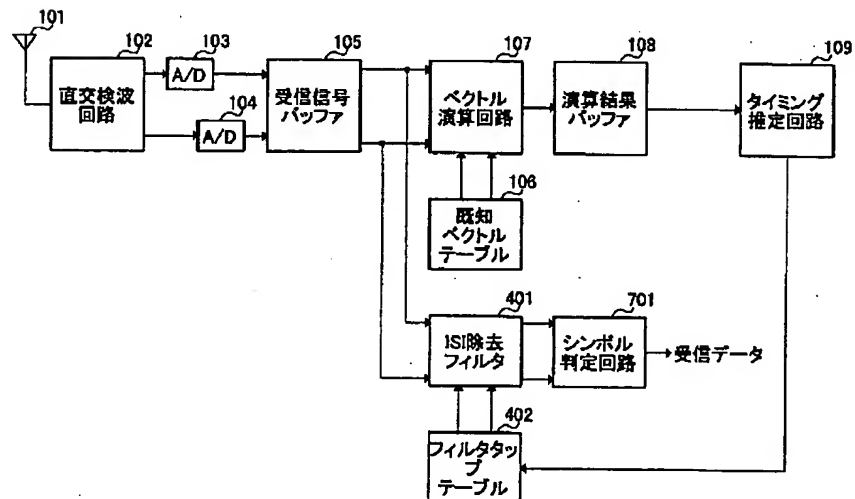


(b) ずれたタイミングでサンプルされた信号に対するISI除去フィルタタップ係数の一例

【図6】



【図7】



フロントページの続き

(72)発明者 ジョブムスヤ
神奈川県川崎市多摩区東三田3丁目10番1
号 松下技研株式会社内

Fターム(参考) 5J022 AA01 BA01 BA10 CA07 CA10
CE03
5K004 AA05 FA03 FE11 FG04 FH01

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The receiving set characterized by to provide a 2nd timing presumption means performs timing presumption based on the correlation value ratio about the known signal between a 1st timing presumption means to perform timing presumption of an input signal to specific sample timing, and to output the 1st timing presumption result, and the sample sampled with said sampling rate, and said 1st timing presumption result, and output the 2nd timing presumption result.

[Claim 2] The receiving set according to claim 1 characterized by providing a propagation path presumption means to presume a propagation path condition, and an updating means to update said correlation value ratio based on said propagation path condition.

[Claim 3] The receiving set characterized by to provide an are-recording means accumulate the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, respectively, the intersymbol-interference filter which filter to an input signal using said filter tap multiplier, and output two or more filtering results, and a 3rd timing presumption means perform timing presumption based on two or more of said filtering results.

[Claim 4] The receiving set according to claim 3 characterized by providing a recovery means to perform recovery processing to the data in said input signal using the timing presumption result searched for with said 3rd timing presumption means.

[Claim 5] A 1st timing presumption means to perform timing presumption of an input signal to specific sample timing, and to output the 1st timing presumption result, A 2nd timing presumption means to perform timing presumption based on the correlation value ratio about the known signal between the samples sampled with said sampling rate, and said 1st timing presumption result, and to output the 2nd timing presumption result, An are recording means to accumulate the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, respectively, The receiving set characterized by providing the intersymbol-interference filter which filters to an input signal using the filter tap multiplier chosen using the timing presumption result searched for with said 2nd timing presumption means, and outputs a filtering result.

[Claim 6] It is the communication terminal characterized by to be the communication terminal equipped with a receiving set, and for said receiving set to possess a 2nd timing presumption means performs timing presumption based on a 1st timing presumption means performs timing presumption of an input signal to specific sample timing, and output the 1st timing presumption result, and the correlation value ratio about the known signal between the samples sampled with said sampling rate and said 1st timing presumption result, and output a 2nd timing presumption result.

[Claim 7] It is the communication terminal equipped with the receiving set. Said receiving set An are recording means to accumulate the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, respectively, The intersymbol-interference filter which filters to an input signal using said filter tap multiplier, and outputs two or more filtering results, The communication terminal characterized by providing a 3rd timing presumption means to perform timing presumption based on said two or more filtering results.

[Claim 8] It is the device are the device which has the memory which stored a receiving timing presumption program, and carry out containing the procedure which performs timing presumption based on the correlation value ratio about the known signal between the procedure which said receiving timing presumption program performs timing presumption of an input signal to specific sample timing, and outputs the 1st timing presumption result, and the sample which were sampled with said sampling rate, and said 1st timing presumption result, and outputs a 2nd timing presumption result as the description.

[Claim 9] finer than a receiving timing presumption program and a specific sampling rate — it carried out [*****] and sampled — It is the device which has the memory which stored the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in an input signal, respectively. The procedure which said receiving timing presumption program filters to an input signal using said filter tap multiplier, and outputs two or more filtering results, The device characterized by including the procedure of performing timing presumption based on said two or more filtering results.

[Claim 10] The timing presumption approach characterized by to provide the 2nd timing presumption process which performs timing presumption based on the correlation value ratio about the 1st timing presumption process which performs timing presumption of an input signal to specific sample timing, and outputs the 1st timing presumption result, and the known signal between the samples sampled with said sampling rate, and said 1st timing presumption result, and outputs the 2nd timing presumption result.

[Claim 11] The timing presumption approach characterized by to provide the are-recording process which accumulates the filter tap multiplier which has the property of removing an intersymbol interference, respectively to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, the filtering process which filter to an input signal using said filter tap multiplier, and output two or more filtering results, and the 3rd timing presumption process of performing timing presumption based on two or more of said filtering results.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the receiving set and the timing presumption approach which are used in a digital radio communications system.

[0002]

[Description of the Prior Art] In the radio field in recent years, improvement in the speed of transmission speed is desired with progress of multimedia-izing, increase of a communications traffic, etc., and the inclination is the same also in the system using small wireless terminals, such as a cellular phone.

[0003] On the other hand as a method of radio, the method using a digital strange recovery technique has become in use from the field of a frequency deployment, or the field of the ease of integration, and the configuration which performs the parts of coding or baseband signaling processing of a strange recovery by digital processing in case it is transmission and reception, and performs frequency conversion with a RF signal, magnification, etc. by analog processing has general composition of a walkie-talkie. In order for the analog / digital transducer (the following, A/D converter), and the digital to analog converter (the following, D/A converter) which bear the role which connects the analog section and the digital section in that case to be one of the very important components and to constitute a highly efficient transmitter-receiver, to use A/D which has highly precise bit resolution ability and a sampling rate, and a D/A converter is desired.

[0004] However, when it is the configuration that priority is given to a configuration [low power small] like a personal digital assistant, an A/D converter with sufficient engine performance is not necessarily used. Especially the sampling rate in an A/D converter if a communicative transmission speed is accelerated so that it may see in recent years may carry out a reception recovery using the signal sampled to the timing which it becomes impossible to have taken the not much large value compared with the symbol rate, and shifted from ideal receiving timing.

[0005] For example, when sampling the digital modulation signal by which nyquist transmission was carried out at a rate twice the exaggerated sampling rate of a symbol and using it for a reception recovery, a reception recovery will be carried out using the signal which shifted $\pm 1/4T$ at the maximum to ideal receiving timing, i.e., the timing of a nyquist point.

[0006] An example of an approach which presumes receiving timing with reference to drawing 8 hereafter from the data sampled in the conventional digital walkie-talkie is explained briefly. The baseband signaling which received, and the rectangular recovery was carried out and was sampled with the A/D converter is once accumulated in the input-signal buffer 801. Here, the received digital modulation signal shall be constituted per burst, and the known symbol train for a synchronization shall be inserted in the position within a burst.

[0007] The complex-conjugate vector train of the vector train which should be acquired by it when the section of this known symbol train is sampled to ideal timing in the known vector table 802 is computed beforehand, and is memorized. In the vector arithmetic circuit 803, between the vector train memorized by the table, and I and the vector train of a Q signal which were accumulated in the receive buffer The same vector operation as the formula (1) shown in explanation of the gestalt of the 1st operation is performed for every sample timing, and the value equivalent to whenever [correlation / for every timing] is acquired. Since it will take maximum when the vector train of the signal of the sampling timing nearest to ideal receiving timing is used for this vector result of an operation, it becomes possible [detecting the sampling timing nearest to ideal receiving timing] in the timing presumption circuit 804 by asking for the location of a signal vector train where this result of an operation takes maximum.

[0008] For example, in the case of a twice as many exaggerated sampling rate as this, presumption of the sampling rate of the signal accumulated in the input-signal buffer 801 in $\pm 1 / 4T$ (T is symbol length) precision

is attained to a symbol rate. Based on the receiving timing presumed by this approach, a receiving vector is chosen, a symbol judging is carried out or the transmit timing at the time of transmitting is determined. By the system which does not have a severe demand about a receiving sensibility property or systematic transmit timing, it is thought that sufficient engine performance is obtained by this approach.

[0009]

[Problem(s) to be Solved by the Invention] However, when applying to the terminal of the communication system with which very highly precise transceiver timing is demanded, sufficient presumed precision is not acquired with a conventional receiving timing presumption means like drawing 8.

[0010] For example, in order to receive without using the multiple-value-ized modulating signal, or mistaking the modulating signal which performed the narrow-band transmitting band limit rather than nyquist conditions, in order to improve frequency use effectiveness, it is necessary to obtain the sampling data near more ideal receiving timing.

[0011] Moreover, when finer timing accuracy is required of the timing at the time of transmission, highly precise timing presumption is required for it. Although how to raise the sampling rate in an A/D converter is also considered in order to raise timing presumption precision, the increase of power consumption and large-scale-izing of a circuit in a terminal will be caused.

[0012] Without making this invention in view of this point, and raising the sampling rate in an A/D converter in a digital walkie-talkie, receiving timing can be presumed more to high degree of accuracy, and it aims at offering the receiving set and the timing presumption approach of aiming at the consumed electric current of a terminal, and reduction of cost.

[0013]

[Means for Solving the Problem] The receiving set of this invention takes the configuration possessing a 2nd timing presumption means performs timing presumption based on the correlation value ratio about the known signal between a 1st timing presumption means to perform timing presumption of an input signal to specific sample timing, and to output the 1st timing presumption result, and the sample sampled with said sampling rate, and said 1st timing presumption result, and output the 2nd timing presumption result.

[0014] According to this configuration, the thing of presuming symbol timing becomes possible by twice as many time resolution as the period of the sampling clock supplied to an A/D-conversion circuit.

[0015] The receiving set of this invention takes the configuration possessing a propagation path presumption means to presume a propagation path condition, and an updating means to update said correlation value ratio based on said propagation path condition, in the above-mentioned configuration.

[0016] According to this configuration, a propagation path environment can be made to reflect in an operation value ratio, and even if a propagation path environment changes, the receiving engine performance which performed highly precise timing presumption and was excellent can be demonstrated.

[0017] An are recording means to accumulate the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal with the receiving set of this invention finer than a specific sampling rate which carried out [*****] and was sampled, respectively, The configuration possessing the intersymbol-interference filter which filters to an input signal using said filter tap multiplier, and outputs two or more filtering results, and a 3rd timing presumption means to perform timing presumption based on said two or more filtering results is taken.

[0018] According to this configuration, it becomes possible to presume the receiving timing at the time of carrying out the reception recovery of the signal by which digital modulation was carried out with high precision than the resolution of the exaggerated sampling at the time of reception.

[0019] The receiving set of this invention takes the configuration possessing a recovery means to perform recovery processing to the data in said input signal using the timing presumption result searched for with said 3rd timing presumption means, in the above-mentioned configuration.

[0020] According to this configuration, even if the exaggerated sampling timing at the time of reception has shifted rather than ideal receiving timing, a more exact symbol judging is attained.

[0021] A 1st timing presumption means for the receiving set of this invention to perform timing presumption of an input signal to specific sample timing, and to output the 1st timing presumption result, A 2nd timing presumption means to perform timing presumption based on the correlation value ratio about the known signal between the samples sampled with said sampling rate, and said 1st timing presumption result, and to output the 2nd timing presumption result, An are recording means to accumulate the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, respectively, The configuration possessing the intersymbol-interference filter which filters to an input signal using the filter tap multiplier chosen using the

timing presumption result searched for with said 2nd timing presumption means, and outputs a filtering result is taken.

[0022] According to this configuration, even if the exaggerated sampling timing at the time of reception has shifted from ideal receiving timing, a more exact symbol judging is attained.

[0023] This invention is the communication terminal equipped with the receiving set. Said receiving set A 1st timing presumption means to perform timing presumption of an input signal to specific sample timing, and to output the 1st timing presumption result, A 2nd timing presumption means to perform timing presumption based on the correlation value ratio about the known signal between the samples sampled with said sampling rate, and said 1st timing presumption result, and to output the 2nd timing presumption result, The communication terminal characterized by providing is offered.

[0024] This invention is the communication terminal equipped with the receiving set. Said receiving set An are recording means to accumulate the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, respectively, The intersymbol-interference filter which filters to an input signal using said filter tap multiplier, and outputs two or more filtering results, The communication terminal characterized by providing a 3rd timing presumption means to perform timing presumption based on said two or more filtering results is offered.

[0025] This invention is a device which has the memory which stored the receiving timing presumption program. Said receiving timing presumption program The procedure which performs timing presumption of an input signal to specific sample timing, and outputs the 1st timing presumption result, The device characterized by including the procedure which performs timing presumption based on the correlation value ratio about the known signal between the samples sampled with said sampling rate and said 1st timing presumption result, and outputs the 2nd timing presumption result is offered.

[0026] this invention is finer than a receiving timing presumption program and a specific sampling rate — it carried out [*****] and sampled — It is the device which has the memory which stored the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in an input signal, respectively. The procedure which said receiving timing presumption program filters to an input signal using said filter tap multiplier, and outputs two or more filtering results, The device characterized by including the procedure of performing timing presumption based on said two or more filtering results is offered.

[0027] The timing presumption approach of this invention possesses the 2nd timing presumption process which performs timing presumption based on the correlation value ratio about the 1st timing presumption process which performs timing presumption of an input signal to specific sample timing, and outputs the 1st timing presumption result, and the known signal between the samples sampled with said sampling rate, and said 1st timing presumption result, and outputs the 2nd timing presumption result.

[0028] According to this approach, the thing of presuming symbol timing becomes possible by twice as many time resolution as the period of the sampling clock supplied to an A/D-conversion circuit.

[0029] The timing presumption approach of this invention possesses the are-recording process which accumulates the filter tap multiplier which has the property of removing an intersymbol interference to the known signal in the input signal finer than a specific sampling rate which carried out [*****] and was sampled, respectively, the filtering process which filter to an input signal using said filter tap multiplier, and output two or more filtering results, and the 3rd timing presumption process of performing timing presumption based on two or more of said filtering results.

[0030] According to this approach, it becomes possible to presume the receiving timing at the time of carrying out the reception recovery of the signal by which digital modulation was carried out with high precision than the resolution of the exaggerated sampling at the time of reception.

[0031]

[Embodiment of the Invention] In the gestalt of the following operations, by enabling presumption of receiving timing to high degree of accuracy explains the case where the consumed electric current of a terminal and reduction of cost are aimed at, without raising the sampling rate in an A/D-conversion circuit.

[0032] (Gestalt 1 of operation) In the gestalt of this operation, after performing coarse timing presumption (low precision) with a predetermined sampling rate, the case where highly precise timing presumption (fine tuning) is performed based on the correlation value ratio about the known signal between the samples sampled with said sampling rate is explained. In this case, about the correlation value ratio about the known signal between samples, it asks beforehand.

[0033] Drawing 1 is the block diagram showing the configuration of the communication terminal equipped with the receiving set concerning the gestalt 1 of operation of this invention. In drawing 1 , only the receiving system

is written and the notation is omitted about the transmitting system.

[0034] In the communication terminal shown in drawing 1, the going-down line signal (input signal) transmitted from base station equipment is received through an antenna 101 in the rectangular detector circuit 102. In the rectangular detector circuit 102, rectangular frequency conversion of the input signal (digital modulation signal) is carried out, it considers as the inphase signal (I signal) and the rectangular signal (Q signal) of a baseband band, and an I signal and a Q signal are outputted to the A/D-conversion circuit 103,104, respectively. The rectangular detector circuit 102 carries out rectangular frequency conversion of the input signal (digital modulation signal), makes it the inphase signal (I signal) and the rectangular signal (Q signal) of a baseband band, and outputs an I signal and a Q signal to the A/D-conversion circuit 103,104, respectively. With the gestalt of this operation, especially the modulation technique of a digital modulation signal does not ask. Moreover, before being inputted into the rectangular detector circuit 102 to an input signal, predetermined wireless receptions (frequency conversion, magnification, removal of the signal of an unnecessary frequency band (filtering), etc.) shall already be performed, and shall be set as a suitable input level and a frequency band.

[0035] The A/D-conversion circuit 103 quantizes an I signal to digital value based on a sampling clock, and outputs the quantized digital I signal to the input-signal buffer 105. The A/D-conversion circuit 104 has the same configuration as the A/D-conversion circuit 103, quantizes a Q signal, and outputs a digital Q signal to the input-signal buffer 105. With the gestalt of this operation, about the conversion method and bit resolution ability of the A/D-conversion circuit 103,104, especially if determined from systems specification, it will not be limited.

[0036] In addition, with the gestalt of this operation, predetermined digital modulation is given to an input signal and it presupposes that the known symbol [which it gets down, considers as a line signal, and is a known signal in a burst] train transmitted from base station equipment by the burst configuration is inserted. However, the insertion point or number of known symbols are not limited with the gestalt of this operation, but the configuration which inserts the sequence of dozens symbols in a burst center section is sufficient as them, and they may be inserted for every predetermined spacing into a burst. Moreover, a sampling rate is made into twice a symbol rate as an example here.

[0037] The input-signal buffer 105 buffers digital one I and a Q signal. For example, the input-signal buffer 105 is constituted by the memory which memorizes 1 or more burst length's quantization data, the FIFO (First In First Out) buffer, etc.

[0038] The known vector table 106 memorizes the complex-conjugate vector sequence of the vector sequence acquired when the known symbol train section inserted into the burst is sampled to ideal timing. For example, the known vector table 106 is constituted by memory, such as RAM and ROM. With the gestalt of this operation, the known vector table 106 presupposes that the complex-conjugate vector sequence which corresponds when the 2 double exaggerated sample of the known symbol train section is carried out is memorized.

[0039] The vector arithmetic circuit 107 performs vector operation using the known vector train memorized by digital one I memorized by the input-signal buffer 105, and a Q signal and the known vector table 106, and outputs the result of an operation to the result-of-an-operation buffer 108. For example, the vector arithmetic circuit 107 is constituted by the data-processing block constituted by logic and DSP. Detail of an operation is given later.

[0040] The result-of-an-operation buffer 108 buffers the result of an operation from the vector arithmetic circuit 107. For example, the result-of-an-operation buffer 108 is constituted by memory, FIFO buffers, etc., such as RAM.

[0041] The timing presumption circuit 109 presumes receiving timing in a precision finer than an exaggerated sampling period using the vector result of an operation of the digital one I, Q signal sequence, and known vector sequence which were sampled. The timing presumption circuit 109 is constituted from a gestalt of this operation by the low precision timing presumption circuit 1091 and the high precision timing presumption circuit 1092.

[0042] The low precision timing presumption circuit 1091 presumes receiving timing in an exaggerated sampling rate and precision, such as **, using the vector result of an operation memorized by the result-of-an-operation buffer 108. That is, the low precision timing presumption circuit 1091 performs the 1st-step comparatively coarse timing presumption. For example, the low precision timing presumption circuit 1091 is constituted by the peak detector which detects the timing from which the value of the result of an operation in the vector arithmetic circuit 107 serves as max.

[0043] The high precision timing presumption circuit 1092 presumes receiving timing using the vector result of an operation and the presumed result of the low precision timing presumption circuit 1091 which were memorized by the result-of-an-operation buffer 108 with high precision than an exaggerated sampling rate. That is, the high precision timing presumption circuit 1092 performs the 2nd-step highly precise timing presumption. For example, the high precision timing presumption circuit 1092 is constituted by the operation value ratio table

1093 and the operation value ratio judging circuit 1094.

[0044] The operation value ratio table 1093 computes beforehand the operation value ratio mentioned later for every minute time basis, memorizes it as a table value, and is read if needed.

[0045] Here, an operation value ratio is the timing which shifted only minute time amount from ideal receiving timing, the value acquired when the same operation as the vector arithmetic circuit 107 is performed to the signal sequence which samples an input signal and is acquired is calculated beforehand, and the ratio of this value and this operation value in the time before 1 sample is computed. It asks for this operation value ratio beforehand for every time basis finer than a sampling rate. With the gestalt of this operation, the operation value ratio for every 16 symbol timing gap is computed by migrating to the range of $\pm 1/4$ symbol from ideal receiving timing, and it memorizes as a table value.

[0046] The operation value ratio judging circuit 1094 uses the value of an operation value ratio table for the vector result of an operation and the list which were memorized by the low precision timing presumption result and the result-of-an-operation buffer 108, and performs highly precise timing presumption. About the detail of the actuation, it mentions later. In addition, suppose that it is strange also about the rough location of a burst with the gestalt of this operation at the time of receiving timing presumption initiation.

[0047] In the digital demodulator circuit 110, based on the presumed timing information, it gets over using the sample data of the I signal nearest to a signal point among the quantized data of an I signal and a Q signal, and a Q signal, and the data stream (received data) to which it restored is outputted.

[0048] The reception actuation in the communication terminal which has the above-mentioned configuration is explained. Digital modulation I and a Q signal are sampled at a rate twice the exaggerated sampling rate of a symbol, and the digital data train of the above die length is memorized by the input-signal buffer 105 by one burst.

[0049] I memorized by the input-signal buffer 105 in the vector arithmetic circuit 107, Q signal vector train $R_x(m)$ Complex-conjugate vector train of the known vector memorized by $\{I(m)$ and $Q(m)\}$ and the known vector table 106 $Ref^*(i) = [Iref(i), Vector operation shown in a formula (1) is performed using $Qref(i)$, the value of $C(m)$ in each sample timing m is calculated, and the result of an operation is memorized by the result-of-an-operation buffer 108.$

[Equation 1]

$$C(m) = \sum_{i=0}^{2N-1} |R_x(m+i) \times Ref^*(i)|^2$$

Formula (1)

Here, N expresses the number of the known symbols inserted into the burst.

[0050] As $C(m)$ obtained by the formula (1) is shown in drawing 2 (a), having maximum in near the location the known symbol is inserted within the received burst is known. Therefore, by detecting the timing from which $C(m)$ serves as max in the low precision timing presumption circuit 1091, the timing in which the known symbol is inserted can be presumed in the precision within $\pm 1/2$ symbol length, and the timing of a burst can be presumed based on this timing.

[0051] Drawing 2 (a) is a graph which shows the result of an operation at the time of asking for the vector operation of a formula (1) for every minute time basis beforehand. Moreover, drawing 2 (b) is the operation value ratio R between order samples (i.e., between $1/2$ symbols) to the result of an operation shown in drawing 2 (a). It is the graph which plotted $(t) = C(t) / C(t-T/2)$. The value of $R(t)$ for every 16 symbol timing computed beforehand is memorized by the operation value ratio table 1093.

[0052] Ratio of the vector result of an operation C in the timing presumed in the low precision timing presumption circuit 1091 in the operation value ratio judging circuit 1094 (m), and the vector result of an operation C in front of its $1/2$ symbol timing ($m-1$) $C(m) / C(m-1)$ is computed, and highly precise timing is presumed by detecting the location of this value and the nearest operation value ratio table.

[0053] For example, when the timing of the 2 double exaggerated sampling in a receiver has shifted by $-2/16$ symbol length to ideal receiving timing, it can set to drawing 2 (a). The case where it is the timing of the mark is assumed and the process of timing presumption which can be set in that case is explained.

[0054] First, $t = -2/16T$ are obtained as a low precision timing presumption result by detecting the peak of $C(m)$ by the low precision timing presumption circuit 1091. Then, in the operation value ratio judging circuit 1094, $R(t) = C(-2/16T) / C(-2/16T - 1/2T) \times 3.4$ is computed, and it compares between the values of the operation value ratio table 1093 as shown in this value $R(t)$ and drawing 2 (b). In this case, it can presume being further shifted from the table value in case this value $R(t)$ is $t = -2/16T$ by $-2/16$ symbol length from receiving timing with the ideal timing of the present exaggerated sampling, since it is the nearest.

[0055] Since highly precise timing presumption is performed based on the ratio between the correlation values over a known signal according to the gestalt of operation of this invention as mentioned above after performing coarse timing presumption with the sampling rate at the time of reception, it becomes possible to presume the receiving timing at the time of carrying out the reception recovery of the signal by which digital modulation was carried out with high precision than the resolution of the exaggerated sampling at the time of reception. Especially, since what is necessary is just to take into consideration not the absolute value of a received signal level but phase contrast [before and after] by using the ratio of a vector operation value in timing presumption in a high precision timing presumption circuit, it also becomes possible to prevent the effect of the control error of AGC at the time of reception etc., and highly precise timing presumption of it is attained.

[0056] In addition, although the gestalt of this operation explains the case where made the exaggerated sampling rate of I and a Q signal into twice the symbol rate, and timing presumption precision presumed in the high precision timing presumption circuit 1092 is made into 16 times of a symbol rate, it is not limited to this. In this case, what is necessary is just to make highly precise than an exaggerated sampling rate time resolution of the table value beforehand calculated in the high precision timing presumption circuit 1092.

[0057] Moreover, although the gestalt of this operation explains the case where it considers as the configuration using a formula (1) as vector operation which asks for whenever [with a known vector train / correlation], it may not be limited to this, but as shown in a formula (2) as vector operation, the absolute value of the sum of a vector product may be used, and the value in which a vector does not carry out a die-length square for simplification of an operation may be used. Furthermore, it may be used as long as there is an operation from which the result of otherwise having applied to whenever [correlation] correspondingly is obtained.

[Equation 2]

$$C(m) = \left| \sum_{i=0}^{2N-1} \{ Rx(m+i) \times Ref^*(i) \} \right|$$

Formula (2)

[0058] Moreover, although the case where ratio [with the vector result of an operation in front of 1 sample] $R(t)$ is used as a criterion used in case timing is presumed with high precision is explained it limits to this — not having — for example, a ratio with the vector result of an operation after 1 sample — $R'(t) = C(t) / C(t+T/2)$ may be used, or the timing that likelihood is the highest may be presumed to be $R(t)$ using $R'(t)$. Furthermore, without using an operation value ratio, the operation value for the number sample of order is memorized on the table, and the timing from which a square error serves as min may be presumed.

[0059] In addition, the operation value ratio used in the high precision timing presumption circuit 1092 in the gestalt of this operation may be based on a true value, and may be based on the difference of an opposite numeric value.

[0060] Moreover, when the frequency/phase characteristic on filtering at the time of transmission and reception or a communication link propagation path are known beforehand, the data of a known vector table including these properties may be generated and memorized. Furthermore, in the propagation path presumption circuit 301, propagation path presumption is performed from an input signal, the presumed result is outputted to the operation value ratio re-calculation circuit 302, the operation value ratio which re-calculated and re-calculated the operation value ratio there is outputted to the operation value ratio table 1093, and you may make it update the operation value ratio table 1093, as shown in drawing 3 $R > 3$. Thereby, a propagation path environment can be made to reflect in an operation value ratio, and even if a propagation path environment changes, the receiving engine performance which performed highly precise timing presumption and was excellent can be demonstrated.

[0061] moreover, the thing for which vector operation is performed only within the number symbol range of these timing order when it is not limited to this, for example, the receiving timing of a burst is beforehand known, for example in the precision of number symbol extent in the gestalt of this operation, although explained supposing the case where the timing of a burst is strange — ** — you may carry out.

[0062] Moreover, although the gestalt of this operation explains only the approach of presuming receiving timing with high precision, it is not limited to this, for example, the timing of an exaggerated sampling is amended using this presumed result, it is good also as a configuration which enables it to obtain sample timing ideal at the time of reception of degree burst, and this presumed result may be used at the time of a recovery and transmission.

[0063] (Gestalt 2 of operation) In the gestalt of this operation, a signal with the highest reliability (filtering result) is chosen from the signal filtered with the ISI removal filter which consisted of various filter taps, and the case where the timing corresponding to the signal is detected is explained.

[0064] Drawing 4 is the block diagram showing the configuration of the communication terminal equipped with

the receiving set concerning the gestalt 2 of operation of this invention. In addition, in the configuration shown in drawing 4, the sign same about the same part as drawing 1 as drawing 1 is attached, and the detailed explanation is omitted.

[0065] Predetermined digital modulation is given to the input signal kicked in the gestalt of this operation, and it is taken as the signal transmitted with the burst configuration. Furthermore, this digital modulation signal presupposes that the intersymbol interference (the following, ISI) has arisen under band limit filtering at the time of transmission, or the effect of [on a transmission line]. However, the interference property presupposes that it has assumed beforehand to the receiving set side.

[0066] Moreover, like the gestalt 1 of operation although [in an input signal] the known symbol train is inserted into a burst, the location and the number of known symbols are not limited with the gestalt of this operation. Moreover, suppose that it is a sampling rate twice the symbol rate as an example.

[0067] The input-signal buffer 105 buffers digital one I and a Q signal. For example, the input-signal buffer 105 is constituted by the memory which memorizes 1 or more burst length's quantization data, the FIFO buffer, etc.

[0068] Beforehand in quest of the filter coefficient from which the digital modulation signal to receive serves as the reverse property of ISI received under the band limit at the time of transmission, or the effect of [on a transmission line], it reads to the filter tap table 402, and memorizes as a table.

[0069] Here, a tap multiplier presupposes that two or more kinds are prepared as follows. That is, nine kinds of $(-4/16T, -3/16T, -2/16T, -1/0, +1/16T, +2/16T, +3/16T, +4/16T)$ are prepared for the tap multiplier used as the reverse property over the digital modulation signal by which the 2 double exaggerated sampling was carried out to the timing shifted $1/16$ symbol timing every to ideal receiving timing. [$16T$ and 0]

[0070] In addition, the need that the tap multiplier serves as a perfect reverse property to ISI should just serve as the property that there is nothing, for example, ISI can be removed only in the sample takeoff point nearest to ideal receiving timing. When the filter of a property like drawing 5 (a) is used for the band limit filter at the time of transmission, an example of nine kinds of tap multipliers accumulated in a filter tap table is shown in drawing 5 (b).

[0071] The ISI removal filter 401 performs filtering processing of ISI removal to digital one I and a Q signal, and outputs it to the vector arithmetic circuit 403. Two or more kinds of tap multipliers are supplied from the filter tap table 402, and the filtering processing result according to each tap multiplier is outputted. The known vector table 404 memorizes the complex-conjugate vector of the known symbol train section inserted into the burst. For example, the known vector table 404 is constituted by memory, such as RAM and ROM. With the gestalt of this operation, transmitting filtering, the line characteristic, and the complex-conjugate vector of the vector which gave ISI removal filtering are memorized at intervals of the 2 double exaggerated sample to the vector train of the known symbol train section.

[0072] The vector arithmetic circuit 403 performs vector operation using the known vector train memorized by digital one I and Q signal data which are inputted, and the known vector table 404. For example, the vector arithmetic circuit 403 is constituted by the data-processing block constituted by logic and DSP. About an operation, it carries out using the formula (1) in the gestalt 1 of operation.

[0073] The result-of-an-operation buffer 405 buffers the result of an operation in the vector arithmetic circuit 403. For example, the result-of-an-operation buffer 405 is constituted by memory, FIFO buffers, etc., such as RAM.

[0074] Using the result of an operation of I and the Q signal which received, and a known vector train, the timing presumption circuit 406 presumes receiving timing with resolution finer than an exaggerated sampling period, and outputs a presumed result. About the detail of the actuation, it mentions later.

[0075] The detail of actuation of the communication terminal which has the above-mentioned configuration is explained. I and a Q signal are sampled at a rate twice the exaggerated sampling rate of a symbol, and the digital data train of the above die length is memorized by the input-signal buffer 105 by one burst. Here, sampling timing to receiving timing ideal as an example - The case where only $2/16T$ have shifted is assumed.

[0076] With the ISI removal filter 401, filtering processing is performed using each of nine kinds of fill taps supplied from the filter tap table 402 to digital one I memorized by the input-signal buffer 105 and a Q signal data stream. This processing result is outputted to the vector arithmetic circuit 403. In this case, the signal with which ISI was removed ideally will be outputted only for the result at the time of using the tap multiplier computed among nine kinds of filter tap multipliers used based on the timing of $-2/16T$. When the other tap multiplier is used, ISI will not be removed completely but the distorted component by ISI will superimpose a case further by filtering.

[0077] In the vector arithmetic circuit 403, the same vector data processing as the formula (1) in the gestalt 1 of operation is performed to each of nine kinds of filtering processing results outputted from the ISI removal filter

401. This result of an operation is outputted to the result-of-an-operation buffer 405.

[0078] Nine kinds of results of an operation outputted to the result-of-an-operation buffer 405 will be obtained for every sample timing. In the timing presumption circuit 406, the result of an operation which takes maximum is detected from the result of an operation memorized by the result-of-an-operation buffer 405. If it sees by the 2 double exaggerated sampling unit, when the data nearest to the location in which the known vector train is inserted within the burst are used, a value will serve as max. Furthermore, when the filter tap multiplier based on timing is used for $-2/16T$ among the results of an operation by eight kinds of filter tap multipliers computed in the timing, the result of an operation serves as maximum. Therefore, it can be presumed that the sample timing which took maximum is shifted $-2 / 16T$ to ideal sample timing.

[0079] As mentioned above, according to the gestalt of operation of this invention, the probable result of an operation is chosen from the various results of an operation which changed and filtered the filter tap multiplier corresponding to the gap from ideal sample timing, and it asks for the gap from the ideal sample timing corresponding to the result of an operation. It becomes possible to presume the receiving timing at the time of carrying out the reception recovery of the signal by which digital modulation was carried out by this with high precision than the resolution of the exaggerated sampling at the time of reception.

[0080] In addition, although the gestalt of this operation explains the case where a formula (1) is used as vector operation which asks for whenever [with a known vector train / correlation], it does not restrict to this like the gestalt 1 of operation.

[0081] moreover, nine kinds of 1 / timing accuracy not to pass over the tap multiplier of resolving power to an example 16 symbol, but search for of the filter tap multiplier table assumed in the gestalt of this operation — responding — a symbol — as the configuration which increases the number of tables which makes resolving power fine and is prepared according to it — good — a symbol — it is good also as a configuration which reduces the number of tables which makes resolving power coarse and is prepared according to it

[0082] Moreover, with the gestalt of this operation, it does not show clearly especially about a reception band limit filter. That is, after filtering of the input signal may be carried out at the time before the IF section in a receiving set, or a sampling and it is accumulated into a receive buffer, filtering of it may be carried out in the preceding paragraph of an ISI removal filter, and it may ask the property of an ISI removal filter for the property of a band limit.

[0083] (Gestalt 3 of operation) In the gestalt of this operation, the case where it restores to a part for the data division of an input signal to the timing called for by the approach of the gestalt 2 operation is explained.

[0084] Drawing 6 is the block diagram showing the configuration of the communication terminal equipped with the receiving set concerning the gestalt 3 of operation of this invention. It is the same as the configuration shown in drawing 4 except having formed the data buffer 601, the selection circuitry 602, and the symbol judging circuit 603 with the configuration shown in drawing 6. Therefore, in drawing 6, the sign same about the same part as drawing 4 as drawing 4 is attached, and the detailed explanation is omitted.

[0085] A data buffer 601 buffers two or more kinds of filtering processing results outputted from the ISI removal filter 401. For example, a data buffer 601 is constituted by the memory which memorizes 1 or more burst length's quantization data, the FIFO buffer, etc.

[0086] A selection circuitry 602 chooses and outputs a general way among two or more kinds of ISI removal filter outputs based on a timing presumption result. The symbol judging circuit 603 performs the symbol judging of a signal by which digital modulation was carried out using I and Q signal data. With the gestalt of this operation, the case where the quasi-synchronous detection of the signal by which the QPSK modulation was carried out is carried out is assumed, after performing phase correction using the vector data of the section when the known symbol is inserted within the reception burst, an I-Q flat-surface top is divided into four fields, and a symbol judging is carried out.

[0087] Actuation of the communication terminal which has the above-mentioned configuration is explained. Since it is the same as that of the gestalt 2 of operation about the actuation which presumes receiving timing with high precision, here explains the actuation in the case of performing recovery actuation using a timing presumption result in a receiving set.

[0088] In a selection circuitry 602, based on the timing presumption result supplied from the timing presumption circuit 406, the filter output signal of the timing which agrees [from] among nine kinds of filter outputs accumulated in the data buffer 601 is chosen, and it outputs to the symbol judging circuit 603. This filter output signal is in the condition that the ISI component was removed by the ideal tap multiplier. For this reason, a normal symbol judging result is obtained by performing a symbol judging by the symbol judging circuit 603 to this signal.

[0089] As mentioned above, according to the gestalt of operation of this invention, timing is presumed with high

precision than the resolution of the exaggerated sampling at the time of reception, by the filter tap multiplier in consideration of a gap of the timing assumed by the obtained timing presumption result, the signal by which ISI removal filtering was carried out is chosen, and a symbol judging is carried out. Even if the exaggerated sampling timing at the time of reception is shifted rather than ideal receiving timing by this, a more exact symbol judging is attained.

[0090] In addition, although considered as the configuration which forms the data buffer 601 which accumulates the ISI removal filter output in the location shown in drawing 6 with the gestalt of this operation, it is good also as a configuration which it is not limited to this, for example, is prepared between the ISI removal filter 401 and the vector arithmetic circuit 403. Moreover, with the gestalt of this operation, although the modulation technique is set to QPSK as an example, it is not limited to this but various modulation techniques can be applied.

[0091] (Gestalt 4 of operation) In the gestalt of this operation, the case where use an ISI removal filter for the reception actuation explained with the gestalt 1 of operation, and highly precise timing presumption is performed is explained.

[0092] Drawing 7 is the block diagram showing the configuration of the communication terminal equipped with the receiving set concerning the gestalt 4 of operation of this invention. In the configuration of drawing 7, it is the same as the configuration shown in drawing 1 except having formed the filter tap table 402, the ISI removal filter 401, and the symbol judging circuit 701. Therefore, in the configuration shown in drawing 7, the sign same about the same section part as drawing 1 as drawing 1 is attached, and the detailed explanation is omitted. The timing presumption circuit 109 carries out the same configuration and actuation as the timing presumption circuit explained by drawing 1 in the gestalt 1 of operation. Also in the gestalt of this operation, a rectangular recovery is carried out and receiving timing is obtained in the unit of $1/16$ symbol in the timing presumption circuit 109 using digital one I by which the 2 double exaggerated sampling might be carried out, and Q signal **.

[0093] The filter tap table 402 is the same as the filter tap table explained with the gestalt 7 of operation, is read beforehand in quest of the filter coefficient from which the digital modulation signal to receive serves as the reverse property of ISI received under the band limit at the time of transmission, or the effect of [on a transmission line], and is memorized as a table. Here about a tap multiplier as well as the filter tap table 402 The tap multiplier used as the reverse property over the digital modulation signal by which the 2 double exaggerated sampling was carried out to the timing shifted $1/16$ symbol timing every to ideal receiving timing ($-4/16T, -3/16T, -2/16T, -1/16T, 0, +1/16T, +2/16T, +3/16T, +4/16T$), and nine kinds of $+4/16T$ are prepared, and a general tap multiplier is chosen and outputted if needed. [$16T$ and 0]

[0094] The ISI removal filter 401 performs filtering processing of ISI removal to digital one I and a Q signal, and outputs it to the symbol judging circuit 701. That is, filtering processing of digital one I and the Q signal is carried out using the filter tap multiplier from the filter tap table 402 with the ISI removal filter 401, and the result is outputted to the symbol judging circuit 701.

[0095] The symbol judging circuit 701 performs the symbol judging of a signal by which digital modulation was carried out using I and Q signal data. With the gestalt of this operation, the case where the quasi-synchronous detection of the signal by which the QPSK modulation was carried out is carried out is assumed, after performing phase correction using the vector data of the section when the known symbol is inserted within the reception burst, an I-Q flat-surface top is divided into four fields, and a symbol judging is carried out.

[0096] The actuation in the case of performing [in / about the actuation which presumes receiving timing with high precision, are the same as that of the gestalt 1 of operation, and / here / a receiving set] recovery actuation using a timing presumption result in the communication terminal which has the above-mentioned configuration is explained.

[0097] On the filter tap table 402, based on the timing presumption result outputted from the timing presumption circuit 109, the filter tap multiplier optimal [from] among nine kinds of filter tap multipliers accumulated is chosen, and it outputs to the ISI removal filter 401. For example, receiving timing with an ideal timing presumption result - In the case of the presumed result that only $2/16T$ have shifted, the filter tap multiplier based on $-2/16T$ is chosen, and the filter tap multiplier is outputted to the ISI removal filter 401.

[0098] Since the ISI component is removed by the result in which filtering processing was carried out by this filter tap multiplier, a normal symbol judging result is obtained by performing a symbol judging to this signal in the symbol judging circuit 701.

[0099] As mentioned above, according to the gestalt of operation of this invention, timing is presumed with high precision than the resolution of the exaggerated sampling at the time of reception, the signal in which ISI removal filtering was carried out by the filter tap multiplier in consideration of a gap of the timing assumed by the obtained timing presumption result is chosen, and a symbol judging is carried out. Even if the exaggerated sampling timing at the time of reception is shifted from ideal receiving timing by this, a more exact symbol

judging is attained.

[0100] The receiving set concerning the gestalten 1-4 of the above-mentioned implementation may constitute all or a part of the configuration as software using DSP, CPU, etc. For example, the program of the above-mentioned receiving timing presumption may be stored in ROM, and you may constitute so that it may be made to operate with directions of CPU according to the program. Moreover, the program of receiving timing presumption is stored in the storage which can be read by computer, the program of this storage is recorded on RAM of a computer, and you may make it make it operate according to a program. Also in this case, the same operation as the gestalten 1-9 of the above-mentioned implementation and effectiveness are presented.

[0101] It is the device which stored the receiving timing presumption program in memory. For example, said receiving timing presumption program The procedure which performs timing presumption of an input signal to specific sample timing, and outputs the 3rd timing presumption result, It is good also as a configuration including the procedure which performs timing presumption based on the correlation value ratio about the known signal between the samples sampled with said sampling rate, and said 3rd timing presumption result, and outputs the 4th timing presumption result.

[0102] moreover, finer than a receiving timing presumption program and a specific sampling rate — it carried out [*****] and sampled — The filter tap multiplier which has the property of removing an intersymbol interference to the known signal in an input signal, respectively is stored in memory, and it is a device. Said receiving timing presumption program the procedure which filters to an input signal using said filter tap multiplier, and outputs two or more filtering results, and the procedure of performing timing presumption based on said two or more filtering results are included — you may constitute like.

[0103] As explained above, according to this invention, the period of a sampling of an A/D-conversion circuit or a D/A conversion circuit can be reduced from that of which it is required from a systematic precision specification, and the consumed electric current of a terminal and reduction of cost can be aimed at.

[0104] Moreover, according to this invention, it becomes possible to presume the receiving timing at the time of carrying out the reception recovery of the signal by which digital modulation was carried out with high precision than the resolution of the exaggerated sampling at the time of reception.

[0105] In the gestalten 1-4 of the above-mentioned implementation, although the communication terminal equipped with the receiving set or transmitter-receiver concerning this invention is explained, the receiving set and transmitter-receiver concerning this invention can also be carried in the base station equipment in a digital radio communications system.

[0106]

[Effect of the Invention] As explained above, according to this invention, it becomes possible to presume the receiving timing at the time of carrying out the reception recovery of the signal by which digital modulation was carried out with high precision than the resolution of the exaggerated sampling at the time of reception.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram showing the configuration of the communication terminal equipped with the receiving set concerning the gestalt 1 of operation of this invention

[Drawing 2] Drawing showing an example of the count result in the receiving set concerning the gestalt 1 of operation of this invention

[Drawing 3] The block diagram showing other examples of the communication terminal equipped with the receiving set concerning the gestalt 1 of operation of this invention

[Drawing 4] The block diagram showing the communication terminal equipped with the receiving set concerning the gestalt 2 of operation of this invention

[Drawing 5] (a) Drawing showing the transmitting band limit filter shape concerning the gestalt 2 of operation of this invention

(b) Drawing showing the ISI removal filter tap multiplier in the receiving set concerning the gestalt 2 of operation of this invention

[Drawing 6] The block diagram showing the communication terminal equipped with the receiving set concerning the gestalt 3 of operation of this invention

[Drawing 7] The block diagram showing the communication terminal equipped with the receiving set concerning the gestalt 4 of operation of this invention

[Drawing 8] Drawing for explaining timing presumption in the conventional receiving set

[Description of Notations]

- 101 Antenna
- 102 Rectangular Detector Circuit
- 103,104 A/D-conversion circuit
- 105 Input-Signal Buffer
- 106 Known Vector Table
- 107 Vector Arithmetic Circuit
- 108 Result-of-an-Operation Buffer
- 109,406 Timing presumption circuit
- 301 Propagation Path Presumption Circuit
- 302 Operation Value Ratio Re-calculation Circuit
- 401 ISI Removal Filter
- 402 Filter Tap Table
- 403 Vector Arithmetic Circuit
- 404 Known Vector Table
- 405 Result-of-an-Operation Buffer
- 601 Data Buffer
- 602 Selection Circuitry
- 603,701 Symbol judging circuit
- 1091 Low Precision Timing Presumption Circuit
- 1092 High Precision Timing Presumption Circuit
- 1093 Operation Value Ratio Table
- 1094 Operation Value Ratio Judging Circuit

[Translation done.]

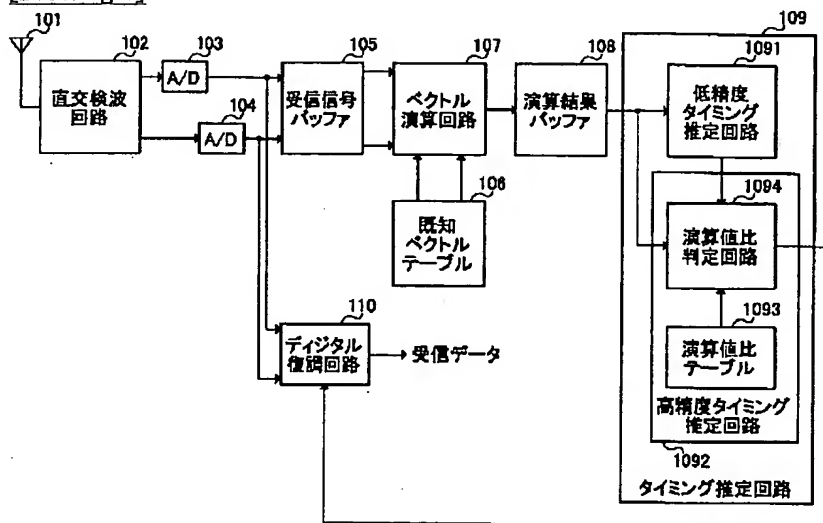
* NOTICES *

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

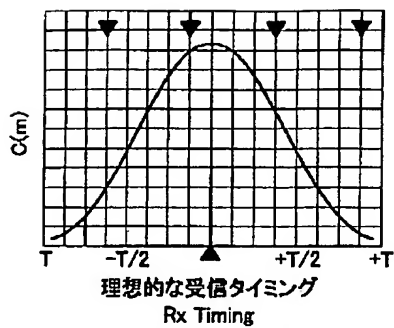
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

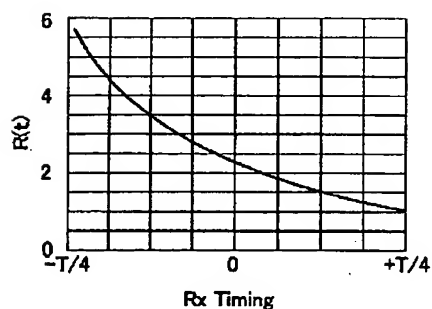
[Drawing 1]



[Drawing 2]

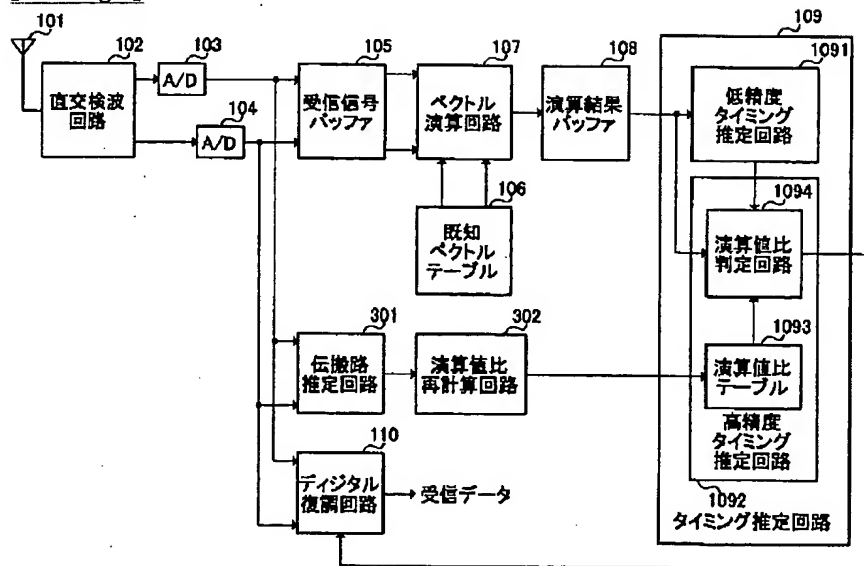


(a) ベクトル演算により得られる
相関値の一例

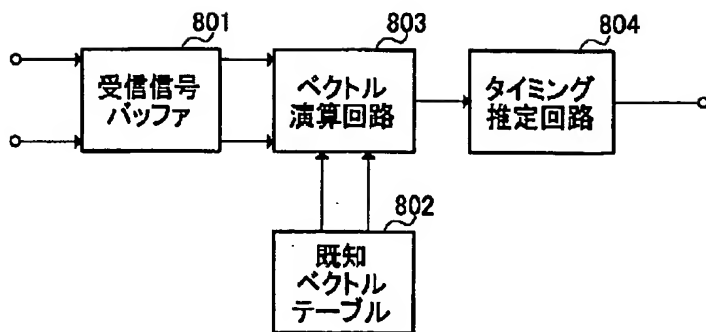


(b) 演算値比テーブル値の一例

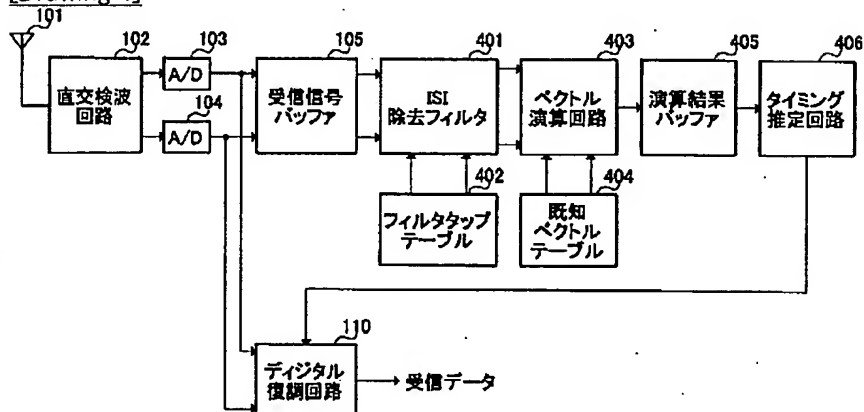
[Drawing 3]



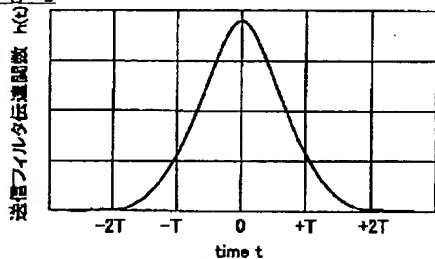
[Drawing 8]



[Drawing 4]

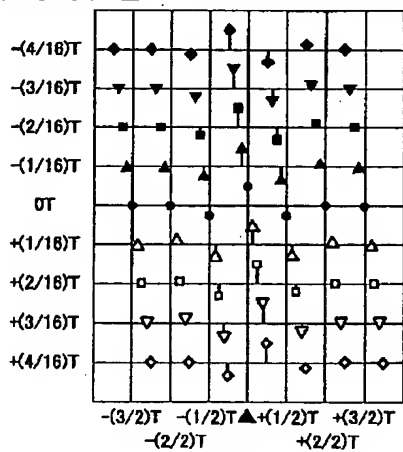


[Drawing 5]



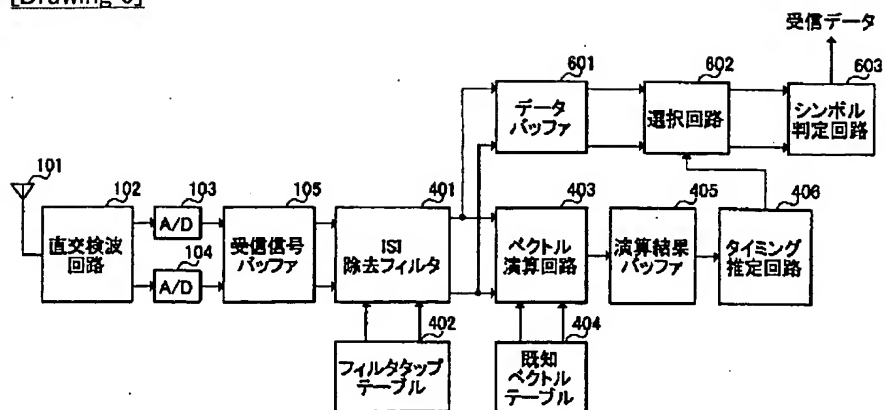
(a) ISIを含んだ送信帯域制限フィルタ特性の一例

理想的なサンプル
タイミングからのずれ: Δt ISI除去フィルタのタップ係数

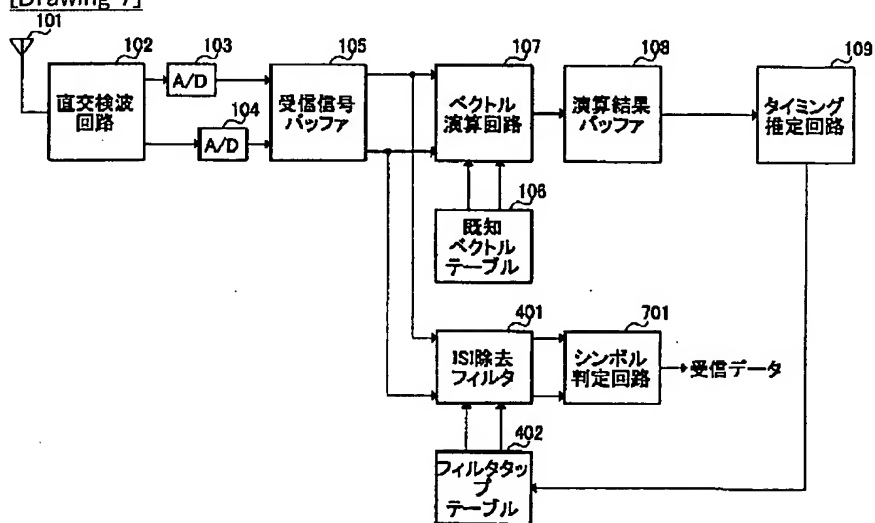


(b) ずれたタイミングでサンプルされた信号に対する
ISI除去フィルタタップ係数の一例

[Drawing 6]



[Drawing 7]



[Translation done.]